

タイトル	LinkSwitch™-HP LNK6766E を使用した 30 W、 単一出力、フライバック型コンバータのデザイン例レ ポート
仕様	90 ~ 265 VAC 入力、12 V、2.5 A 出力
アプリケーション	アダプタ
作成者	アプリケーション技術部門
ドキュメント番 号	RDR-313
日付	2012 年 9 月 14 日
改訂	1.2

概要と機能

- 一次側制御の絶縁型フライバック コンバータ (レギュレーション $\pm 5\%$)
- スイッチング周波数 132 kHz で、小型のトランス及び出力フィルタに対応
- 最大負荷連続動作モードにより効率を改善し、出力コンデンサのリプル電流を削減
- 全負荷範囲で最大効率を実現するマルチモード動作
- 230 VAC 入力時の消費電力が 30 mW 以下
- OVP、OTP、起動/停止、過入力電圧、オープンセンス (オートリスタート) などの多様な保護機能
- EN-550022 及び CISPR-22 クラス B 伝導 EMI に 5 dB のマージンをもって適合
- IEC61000-4-5、1 kV / 2 kV サージに適合。

特許情報

ここで提示した製品及びアプリケーション (製品の外付け周辺回路及びトランス構造も含む) は、米国及び他国の特許の対象である場合があります。また、Power Integrations に譲渡された米国及び他国の出願中特許の対象である場合があります。Power Integrations の持つ特許の全リストは、www.powerint.com に掲載されています。Power Integrations は、<http://www.powerint.com/ip.htm> に定めるところに従って、特定の特許権に基づくライセンスを顧客に許諾します。

Power Integrations

5245 Hellyer Avenue, San Jose, CA 95138 USA.

Tel: +1 408 414 9200 Fax: +1 408 414 9201

www.powerint.com

目次

1	はじめに.....	4
2	電源仕様.....	5
3	回路図.....	6
4	回路の説明.....	7
4.1	入力整流とフィルタリング.....	7
4.2	LinkSwitch-HP 一次側.....	7
4.3	一次側 RZCD クランプ.....	7
4.4	出力整流.....	7
4.5	外部カレントリミットの設定.....	8
4.6	フィードバック及び補正ネットワーク.....	8
5	PCB レイアウト.....	9
6	部品表.....	10
7	トランスの設計計算シート.....	11
8	トランスの仕様.....	14
8.1	回路図.....	14
8.2	電気仕様.....	14
8.3	材料.....	14
8.4	トランスの構造図.....	15
9	ヒートシンク仕様.....	16
9.1	eSIP 用ヒートシンク.....	16
9.1.1	eSIP 用ヒートシンク製造図面.....	16
9.1.2	eSIP 用ヒートシンク組み立て図.....	17
9.1.3	eSIP 及びヒートシンク組み立て図.....	18
9.2	ダイオードヒートシンク.....	19
9.2.1	ダイオードヒートシンク製造図面.....	19
9.2.2	ダイオード及びヒートシンク組み立て図.....	20
10	性能データ.....	21
10.1	アクティブモード効率.....	21
10.2	無負荷時入力電力.....	23
10.3	入力レギュレーション.....	25
10.4	負荷レギュレーション.....	26
10.5	電力制限.....	27
11	波形.....	28
11.1	ドレイン電圧及び電流、通常動作時.....	28
11.2	ドレイン電圧及び電流、過負荷時.....	28
11.3	電圧ストレス、過負荷時.....	29
11.4	ドレイン電圧及び電流起動プロファイル.....	29
11.5	負荷過渡応答.....	31
11.6	出力リップル及びノイズの測定.....	32



11.6.1	リップルの測定方法.....	32
11.6.2	リップル及びノイズの測定結果.....	33
12	保護機能.....	34
12.1	短絡状態時のオートリスタート.....	34
12.2	過電圧時のラッチタイプ保護 (オープン ループ試験).....	34
12.3	起動/停止 (DC 電源を使用して実施).....	35
12.4	入力過電圧保護 (DC 電源を使用して実施).....	36
13	熱特性 (TAMBIENT = 25 °C).....	37
14	AC サージ (出力には抵抗による最大負荷を設定).....	38
15	ESD (出力には抵抗による最大負荷を設定).....	38
16	最大負荷での EMI 試験.....	39
16.1	EMI データ.....	39
17	改訂履歴.....	42

重要なお知らせ:

この電源は絶縁に関する安全要件を満たすよう設計されていますが、評価プロトタイプは認証機関の承認を得られていません。従って、すべての試験は、プロトタイプ電源に絶縁トランスを使用して、AC 入力を供給する必要があります。



1 はじめに

このレポートでは、LinkSwitch-HP IC ファミリーの LNK6766E を使用したユニバーサル入力、12 V、30 W 絶縁型フライバック コンバータについて説明します。このレポートには電源の全仕様、詳細な回路図、電源を組み立てるのに必要な部品表全体、電カトランスに関する詳細なドキュメント、ならびに試験データ及び主要な電気波形の波形グラフが含まれます。

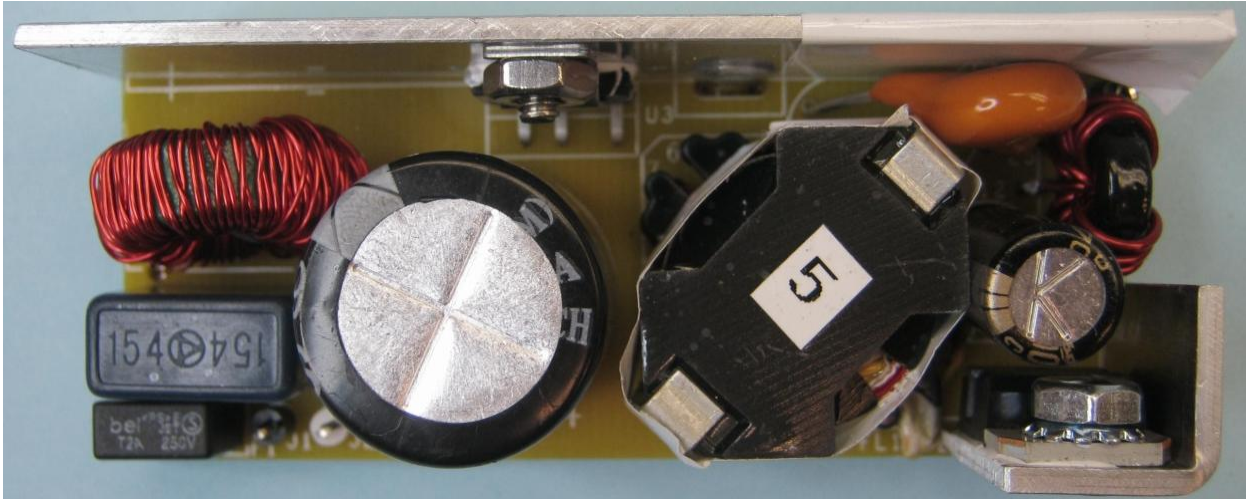


Figure 1 – Prototype Top View.

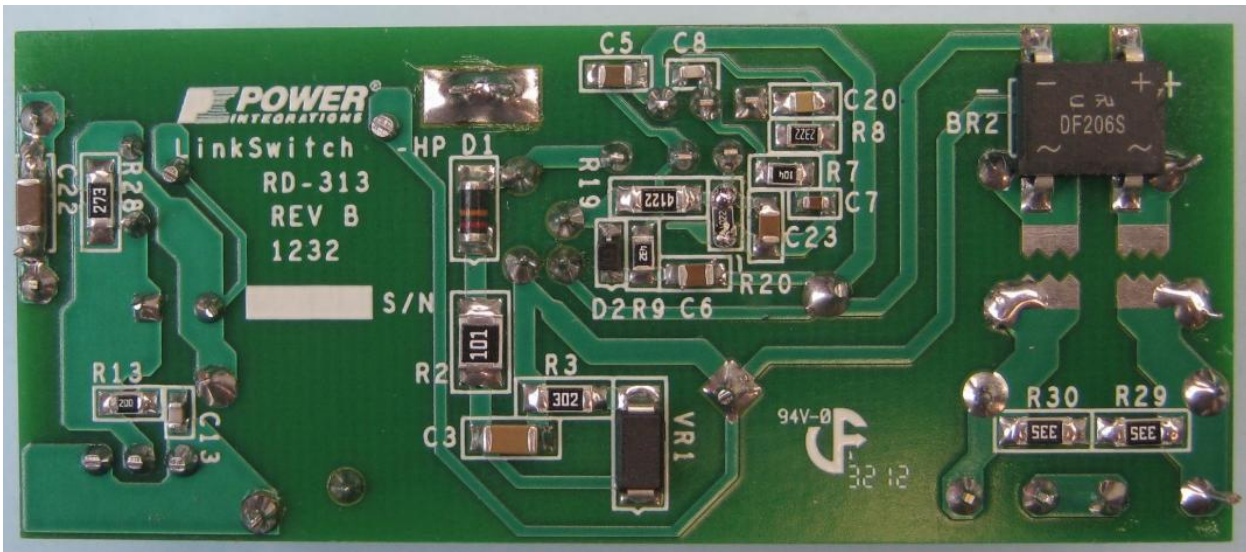


Figure 2 – Prototype Bottom View.

2 電源仕様

次の表は、設計の概要仕様です。実際の性能は、「性能データ」のセクションを参照してください。

概要	記号	最小	標準	最大	単位	コメント
入力						
電圧	V_{IN}	90		265	VAC	2 ワイヤ - P.E. 無し
周波数	f_{LINE}	47	50/60	64	Hz	
待機時の入力電力				30	mW	230 VAC
出力						
出力電圧	V_{OUT}	11.4	12	12.6	V	
出力リップル電圧	V_{RIPPLE}			120	mVpp	定常負荷時のバンド幅 20 MHz
出力電流	I_{OUT}	0.0		2.5	A	
オーバーシュート電圧	$V_{OVERSHOOT}$			18	V	待機時負荷及び AC 入力サイクル
出力電力の合計						
連続出力電力	P_{OUT}	0		30	W	
効率						
最大負荷時の効率	η	85			%	90 VAC、最大負荷
環境						
伝導 EMI		EN55022B に適合				5dB のマージン
安全規格		IEC950、UL1950 クラス II に適合するように設計				
サージ	DM	1			kV	1.2/50 μ s サージ、IEC 1000-4-5、直列インピーダンス: ディファレンシャル モード: 2 Ω コモン モード: 12 Ω
	CM	2				
ESD	Air	-15		15	kV	出力コネクタへ空中放電
	Contact	-8		8	kV	出力コネクタへ接触放電
周囲温度	T_{AMB}	0		40	$^{\circ}$ C	自由対流、海水面



3 回路图

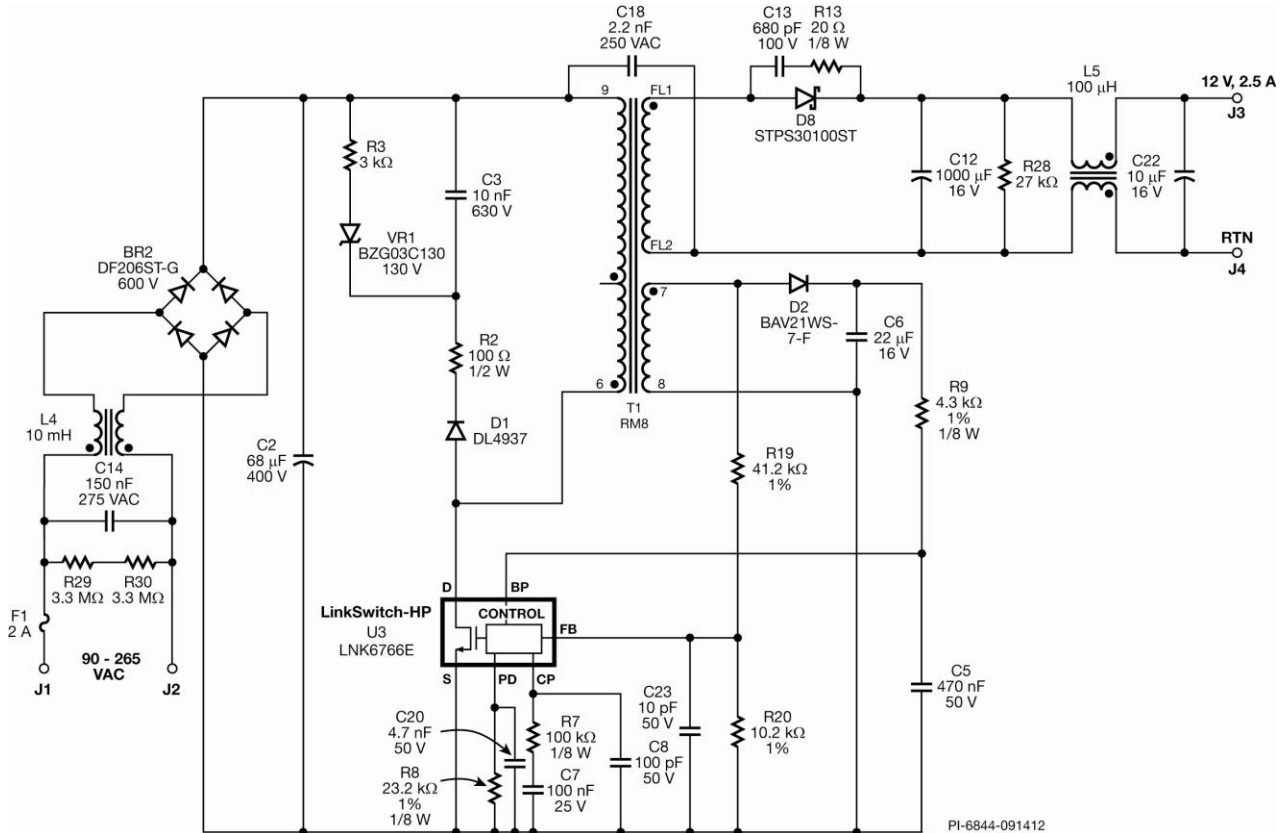


Figure 3 – Schematic.



4 回路の説明

4.1 入力整流とフィルタリング

ブリッジ整流器 BR1 が AC 入力を整流し、C2 によってフィルタリングされます。インダクタ L4、C14 及び C2 はディファレンシャル モード及びコモン モードの伝導 EMI を減衰させます。トランス T1 の構造はシールド技術によりコモン モード EMI を低減させました。シールド技術と IC の周波数ジッターの組み合わせによるこのフィルタ構成は、Y コンデンサ及び一次側 RZCD クランプ回路によるこのソリューションにおいて優れた EMI 特性を提供します。

4.2 LinkSwitch-HP 一次側

LNK6766E デバイス (U3) は発振器、エラー アンプ、マルチモード制御回路、起動及び保護回路、高耐圧パワー MOSFET をワンチップで構成されています。

パワー トランスの一端は高電圧バスに接続され、もう一端は U3 の DRAIN (D) ピンに接続されています。スイッチング サイクルの開始時には、コントローラがパワー MOSFET をオンにし、一次巻線の電流が徐々に上昇してトランスのコアにエネルギーが蓄えられます。この電流が内蔵エラー アンプの出力 (COMPENSATION (CP) ピンの電圧) によって設定されたスレッショールドに達すると、コントローラはパワー MOSFET をオフにします。トランス巻線の極性及び出力ダイオードの向きにより、エネルギーを蓄積し、その後二次側巻線に電圧を発生させます。これにより出力ダイオードに順方向バイアスがかかり、蓄えられたエネルギーは出力コンデンサに供給されます。

BYPASS (BP) ピンに接続されたコンデンサ C5 (0.47 μ F) は、一定のオフ時間 (通常 1500 ms) が経過した後、過電圧保護 (OVP) 及び過熱保護 (OTP) をラッチに、レギュレーションを外れた場合の保護をオートリスタートに切り替えます。

4.3 一次側 RZCD クランプ

ダイオード D1、VR1、C3、R2 及び R3 は RZCD スナバを構成し、LinkSwitch-HP にかかる電圧ストレスを制限しています。そのため、ピークドレイン電圧は通常 265 VAC で 540 V 未満に制限されるため、650 V のドレイン電圧 (BV_{DSS}) に対し大幅なマージンが確保できます。ツェナー VR1 はコンデンサ C3 がスイッチング サイクルごとに完全に放電されるのを防ぎ、待機時の電力消費を削減します。

4.4 出力整流

12 V 出力の出力整流はダイオード D8 によって行われ、フィルタリングはコンデンサ C12、C21、及びインダクタ L5 及び C22 によって行われます。R13 及び C13 によって形成されるスナバは高周波フィルタとして EMI を改善します。



4.5 外部カレントリミットの設定

サイクル・バイ・サイクル・カレント・リミットの最大値は PROGRAM (PD) ピンに接続されている抵抗 R8 によって設定されます。この設計で使用されている 23.2 k Ω の抵抗は最大カレントリミットを LNK6766E のデフォルトのカレントリミットの 60% に設定しています。

4.6 フィードバック及び補正ネットワーク

出力電圧はフライバック期間中にバイアス巻線と抵抗分割回路 (R19 と R20) を通して検出されます。検出された出力電圧が FEEDBACK (FB) ピンのスレッショールドと比較されることにより、出力が制御され、過電圧状態が検出された場合にはスイッチングが停止します (OVP)。この一次側制御ソリューションはシステムのコストを削減するだけでなく、LinkSwitch-HP を使用した電源ではフォトカプラ (電源の寿命を大幅に縮める) が必要ないためシステムの寿命も改善できます。

電圧分割回路の R19 及び R20 は内蔵パワー MOSFET のオン時にバス電圧を間接的に監視するためにも使用されます。起動時に IC は、バス電圧が通常 100 V (起動スレッショールド) に達した場合にのみスイッチングを開始します。また、バス電圧が通常 40 V を下回った場合 (たとえば停止時) にはスイッチングを停止します (停止保護)。バス電圧が過大になった場合にも (例: ラインサージによって) 本デバイスはスイッチングを停止します。さらに、サイクル・バイ・サイクル・カレント・リミットが入力補正され、実際の過負荷電力を制限します。詳細はデバイスのデータシートを参照してください。

FB ピンで検知された電圧により CP ピン電圧を制御します。抵抗 R7 ならびにコンデンサ C7 及び C8 は位相補正に使用されます。動作ピーク一次電流及び動作スイッチング周波数は CP ピンの電圧によって決定されます。



5 PCB レイアウト

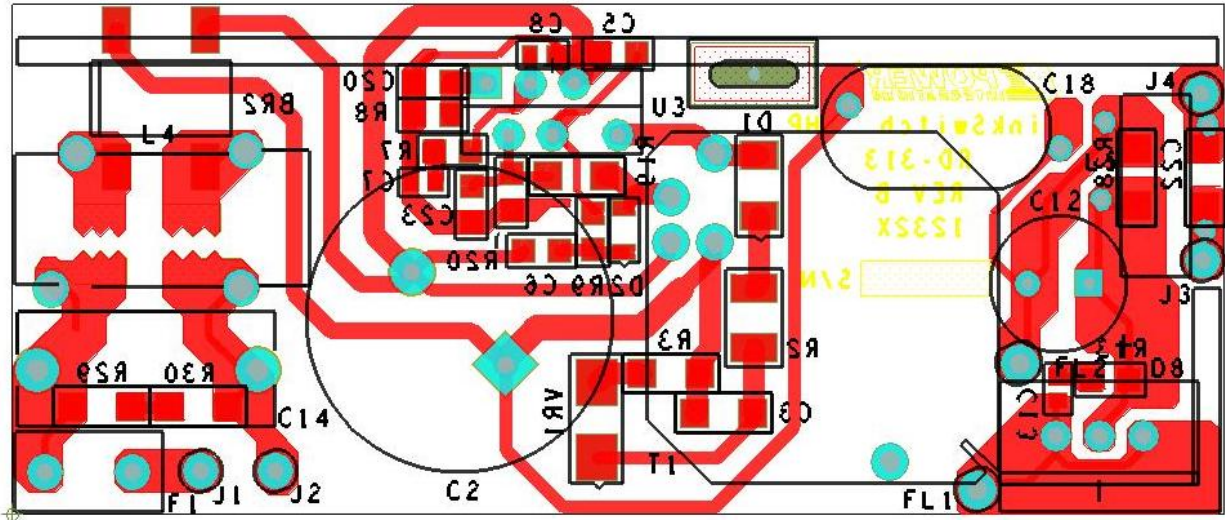


Figure 4 – PCB Top/Bottom Side 2.76" (70.1 mm) x 1.16" (29.4 mm).



6 部品表

Item	Qty	Ref Des	Description	Mfg Part Number	Mfg
1	1	BR2	600 V, 2 A, Bridge Rectifier, SMD, DFS	DF206ST-G	Comchip Technology
2	1	C2	68 μ F, 400 V, Electrolytic, (18 x 20)	ERT686M2GL20RR	Samxon
3	1	C3	10 nF, 630 V, Ceramic, X7R, 1206	C1206C103KBRACU	Kemet
4	1	C5	470 nF, 50 V, Ceramic, X7R, 0805	GRM21BR71H474KA88L	Murata
5	1	C6	22 μ F, 16 V, Ceramic, X7R, 0805	C2012X5R1C226K	TDK
6	1	C7	100 nF, 25 V, Ceramic, X7R, 0603	VJ0603Y104KNXAO	Vishay
7	1	C8	100 pF 50 V, Ceramic, NPO, 0603	CC0603JRNPO9BN101	Yageo
8	1	C12	1000 μ F, 16 V, Electrolytic, Low ESR, 8 x 20)	16MCZ100M8X20	Rubycon
9	1	C13	680 pF 100 V, Ceramic, NPO, 0603	CGA3E2C0G2A681J	TDK
10	1	C14	150 nF, 275 VAC, Film, X2	LE154-M	OKAYA
11	1	C18	2.2 nF, Ceramic, Y1	440LD22-R	Vishay
12	1	C20	4.7 nF, 50 V, Ceramic, X7R, 0805	08055C472KAT2A	AVX
13	1	C22	10 μ F, 16 V, Ceramic, X7R, 1206	C3216X7R1C106M	TDK
14	1	C23	10 pF, 50 V, Ceramic, NPO, 0805	C0805C100J5GACTU	Kemet
15	1	D1	600 V, 1 A, Rectifier, Fast Recovery, MELF (DL-41)	DL4937-13-F	Diodes, Inc.
16	1	D2	250 V, 0.2 A, Fast Switching, 50 ns, SOD-323	BAV21WS-7-F	Diodes, Inc.
17	1	D8	100 V, 30 A, Schottky, TO-220AB	STPS30100ST	ST Micro
18	1	F1	2 A, 250 V, Slow, Long Time Lag, RST	RST 2	Belfuse
19	2	FL1 FL2	PCB Terminal Hole, #22 AWG	N/A	N/A
20	2	J1 J3	Test Point, RED, Miniature THRU-HOLE MOUNT	5000	Keystone
21	2	J2 J4	Test Point, BLK, Miniature THRU-HOLE MOUNT	5001	Keystone
22	1	L4	Common Mode Choke Toroidal	P/N T22148-902S	Fontaine Tech
23	1	L5	Core, K5, Toroidal, 10 mm O.D. x 4 mm Th x 6 mm I.D.	K5B T 10*4*6	Kingcore Taiwan
24	1	R2	100 Ω , 5%, 1/2 W, Thick Film, 1210	ERJ-14YJ101U	Panasonic
25	1	R3	3 k Ω , 5%, 1/4 W, Thick Film, 1206	ERJ-8GEYJ302V	Panasonic
26	1	R7	100 k Ω , 5%, 1/8 W, Thick Film, 0805	ERJ-6GEYJ104V	Panasonic
27	1	R8	23.2 k Ω , 1%, 1/8 W, Thick Film, 0805	ERJ-6ENF2322V	Panasonic
28	1	R9	4.3 k Ω , 5%, 1/8 W, Thick Film, 0805	ERJ-6GEYJ432V	Panasonic
29	1	R13	20 Ω , 5%, 1/8 W, Thick Film, 0805	ERJ-6GEYJ200V	Panasonic
30	1	R19	41.2 k Ω , 1%, 1/4 W, Thick Film, 1206	ERJ-8ENF4122V	Panasonic
31	1	R20	10.2 k Ω , 1%, 1/4 W, Thick Film, 0805	ERJ-6ENF1022V	Panasonic
32	1	R28	27 k Ω , 5%, 1/4 W, Thick Film, 1206	ERJ-8GEYJ273V	Panasonic
33	2	R29 R30	3.3 M Ω , 5%, 1/4 W, Thick Film, 1206	ERJ-8GEYJ335V	Panasonic
34	1	T1	Bobbin, RM8, Vertical, 12 pins	RM8/12/1	Schwartzpunkt
35	1	TE1	Terminal, Eyelet, Tin Plated Brass, Zierick PN 190	190	Zierick
36	1	U3	LinkSwitch-HP, eSIP-7F	LNK6766E	Power Integrations
37	1	VR1	130 V, 1.25 W, 5%, DO214AC (SMA)	BZG03C130TR	Vishay



7 トランスの設計計算シート

ACDC_LinkSwitch-HP_051612; Rev.0.13; Copyright Power Integrations 2012	INPUT	OUTPUT	UNIT	LinkSwitch-HP Flyback Transformer Design Spreadsheet
ENTER APPLICATION VARIABLES				
VACMIN	90	90	V	Minimum AC Input Voltage
VACMAX	265	265	V	Maximum AC Input Voltage
fL	50	50	Hz	AC Mains Frequency
VO	12	12	V	Output Voltage (main)
PO	30	30	W	Output Power
n	0.84	0.84		Efficiency Estimate
Z	0.50	0.50		Loss Allocation Factor
VB	10	10	V	Bias Voltage
tC	3	3	ms	Bridge Rectifier Conduction Time Estimate
CIN	68	68	uF	Input Filter Capacitor
ENTER LINKSWITCH-HP VARIABLES				
LinkSwitch-HP	LNK6766E	LNK6766E		Selected LinkSwitch-HP
ILIMITMIN		1.814	A	Minimum Current limit
ILIMITMAX		2.087	A	Maximum current limit
KI	0.60	0.600	A	Current limit reduction factor
ILIMITMIN_EXT		1.088	A	External Minimum Current limit
ILIMITMAX_EXT		1.252	A	External Maximum current limit
fS		132000	Hz	LinkSwitch-HP Switching Frequency:Choose between 132 kHz and 66 kHz
fSmin		124000	Hz	LinkSwitch-HP Minimum Switching Frequency
fSmax		140000	Hz	LinkSwitch-HP Maximum Switching Frequency
KP	0.59	0.59		Ripple to Peak Current Ratio (0.4 < KP < 6.0)
VOR	100	100.00	V	Reflected Output Voltage
Voltage Sense				
VUVON	100	100.00	V	Undervoltage turn on
VUVOFF		42.14	V	Undervoltage turn off
VOV		446.44	V	Overvoltage threshold
FMAX_FULL_LOAD		139135	Hz	Maximum switching frequency at full load
FMIN_FULL_LOAD		123234	Hz	Minimum switching frequency at full load
TSAMPLE_FULL_LOAD		3.51	us	Minimum available Diode conduction time at full load.This should be greater than 2.5 us
TSAMPLE_LIGHT_LOAD		1.76	us	Minimum available Diode conduction time at light load.This should be greater than 1.11 us
Rpd		23.20	k-ohm	Program delay Resistor
Cpd	4.7	4.70	nF	Program delay Capacitor
Total programmed delay		0.03	sec	Total program delay
VDS	3.64	3.64	V	LinkSwitch-HP on-state Drain to Source Voltage
VD	0.5	0.50	V	Output Winding Diode Forward Voltage Drop
VDB	0.70	0.70	V	Bias Winding Diode Forward Voltage Drop
ENTER TRANSFORMER CORE/CONSTRUCTION VARIABLES				
Core Type	RM8			
Core		#N/A		Selected Core
Custom Core				Enter name of custom core is applicable
AE	0.5200	0.52	cm^2	Core Effective Cross Sectional Area
LE	3.3500	3.35	cm	Core Effective Path Length
AL	2600.0	2600	nH/T^2	Ungapped Core Effective Inductance
BW	9.0	9	mm	Bobbin Physical Winding Width
M	2.00	2.00	mm	Safety Margin Width (Half the Primary to Secondary Creepage Distance)
L	3.00	3		Number of Primary Layers



NS	7.00	7		Number of Secondary Turns
DC INPUT VOLTAGE PARAMETERS				
VMIN	100	100	V	Minimum DC Input Voltage
VMAX	375	375	V	Maximum DC Input Voltage
CURRENT WAVEFORM SHAPE PARAMETERS				
DMAX		0.51		Maximum Duty Cycle
Iavg		0.36	A	Average Primary Current
IP		0.99	A	Peak Primary Current
IR		0.59	A	Primary Ripple Current
IRMS		0.51	A	Primary RMS Current
TRANSFORMER PRIMARY DESIGN PARAMETERS				
LP_TYP		693	uH	Typical Primary Inductance
LP_TOL	7	7	%	Primary inductance Tolerance
NP		56		Primary Winding Number of Turns
NB		6		Bias Winding Number of Turns
ALG		221	nH/T ²	Gapped Core Effective Inductance
BM		2368	Gauss	Maximum Flux Density at PO, VMIN (BM<3000)
BP		3189	Gauss	Peak Flux Density (BP<3700)
BAC		699	Gauss	AC Flux Density for Core Loss Curves (0.5 X Peak to Peak)
ur		1333		Relative Permeability of Ungapped Core
LG		0.27	mm	Gap Length (Lg > 0.1 mm)
BWE		15	mm	Effective Bobbin Width
OD	0.40	0.40	mm	Maximum Primary Wire Diameter including insulation
INS		0.06	mm	Estimated Total Insulation Thickness (= 2 * film thickness)
DIA		0.34	mm	Bare conductor diameter
AWG		28	AWG	Primary Wire Gauge (Rounded to next smaller standard AWG value)
CM		161	Cmils	Bare conductor effective area in circular mils
CMA		313	Cmils/Amp	Primary Winding Current Capacity (200 < CMA < 500)
FEEDBACK SENSING SECTION				
RFB1		41.20	k-ohms	Feedback divider upper resistor
RFB2		9.53	k-ohms	Feedback divider lower resistor
TRANSFORMER SECONDARY DESIGN PARAMETERS (SINGLE OUTPUT EQUIVALENT)				
Lumped parameters				
ISP		7.96	A	Peak Secondary Current
ISRMS		4.04	A	Secondary RMS Current
IO		2.50	A	Power Supply Output Current
IRIPPLE		3.18	A	Output Capacitor RMS Ripple Current
CMS		809	Cmils	Secondary Bare Conductor minimum circular mils
AWGS		21	AWG	Secondary Wire Gauge (Rounded up to next larger standard AWG value)
DIAS		0.73	mm	Secondary Minimum Bare Conductor Diameter
ODS		0.71	mm	Secondary Maximum Outside Diameter for Triple Insulated Wire
INSS		-0.01	mm	Maximum Secondary Insulation Wall Thickness
VOLTAGE STRESS PARAMETERS				
VDRAIN		605	V	Peak voltage across drain to source of Linkswitch-HP
PIVS		59	V	Output Rectifier Maximum Peak Inverse Voltage
PIVB		50	V	Bias Rectifier Maximum Peak Inverse Voltage
TRANSFORMER SECONDARY DESIGN PARAMETERS (MULTIPLE OUTPUTS)				
1st output				
VO1		12	V	Output Voltage
IO1		2.50	A	Output DC Current
PO1		30.00	W	Output Power
VD1		0.5	V	Output Diode Forward Voltage Drop
NS1		7.00		Output Winding Number of Turns



ISRMS1		4.043	A	Output Winding RMS Current
IRIPPLE1		3.18	A	Output Capacitor RMS Ripple Current
PIVS1		59	V	Output Rectifier Maximum Peak Inverse Voltage
CMS1		809	Cmils	Output Winding Bare Conductor minimum circular mils
AWGS1		21	AWG	Wire Gauge (Rounded up to next larger standard AWG value)
DIAS1		0.73	mm	Minimum Bare Conductor Diameter
ODS1		0.71	mm	Maximum Outside Diameter for Triple Insulated Wire



8 トランスの仕様

8.1 回路図

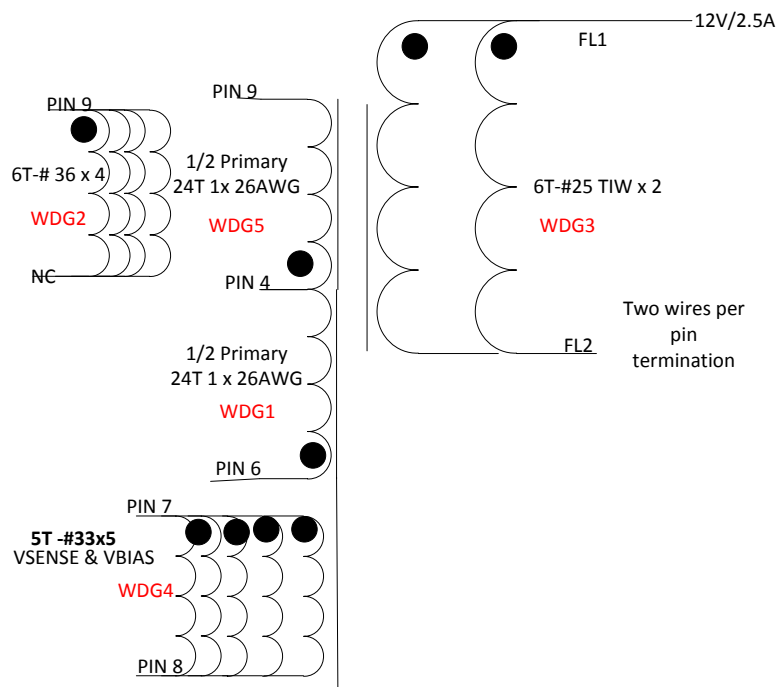


Figure 5 – Transformer Electrical Diagram.

8.2 電気仕様

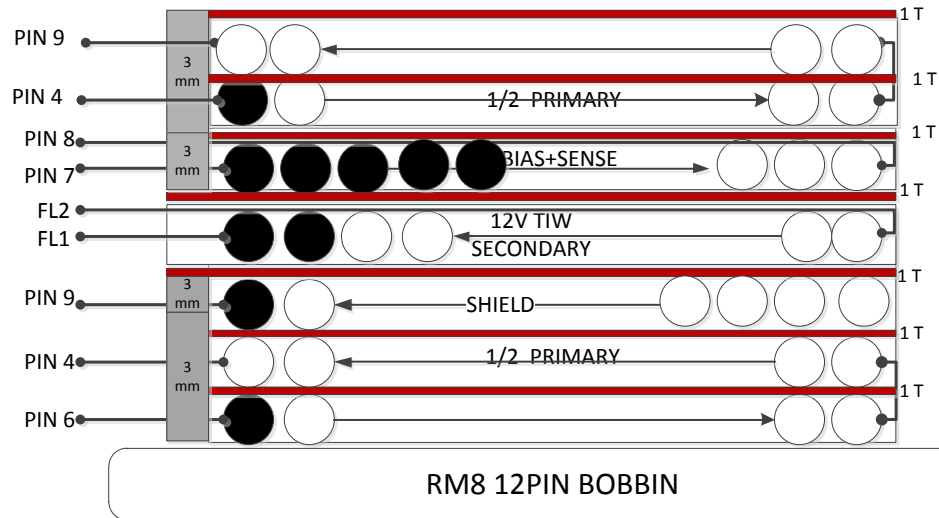
Electrical Strength	1 second, 60 Hz, from pins 1-3 to pins 6-10.	3000 VAC
Primary Inductance	Pins 6-9, all other windings open, measured at 100 kHz, 0.4 V _{RMS} .	0.693 mH, ±7%
Resonant Frequency	Pins 6-9, all other windings open.	1400 kHz (Min.)
Primary Leakage Inductance	Pins 6-9, with all other pins shorted, measured at 100 kHz, 0.4 V _{RMS} .	15 μH (Max.)

8.3 材料

Item	Description
[1]	Core:RM8, NC-2H (Nicer) or Equivalent, gapped for ALG of 219 nH/t ² .
[2]	Bobbin:Vertical 12 pin.
[3]	Magnet Wire:#26 AWG.
[4]	Magnet Wire:#33, #36 AWG.
[5]	TIW Wire:#25 AWG.
[5]	Tape:3M 1298 Polyester Film, 2.0 mils thick, 9.8 mm wide.



8.4 トランスの構造図



Electrical Test Specifications		
Parameter	Condition	Spec
Electrical Strength, VAC	60 Hz 1 second, from pins 5-9 to pins 1,2,3,4,10-12.	3000
Nominal Primary Inductance, μ H	Measured at 1 V pk-pk, typical switching frequency, between pin 6 to pin 9, with all other Windings open.	693
Tolerance, \pm %	Tolerance of Primary Inductance	10.0
Maximum Primary Leakage, μ H	Measured between Pin 6 to Pin 9, with all other Windings shorted.	15

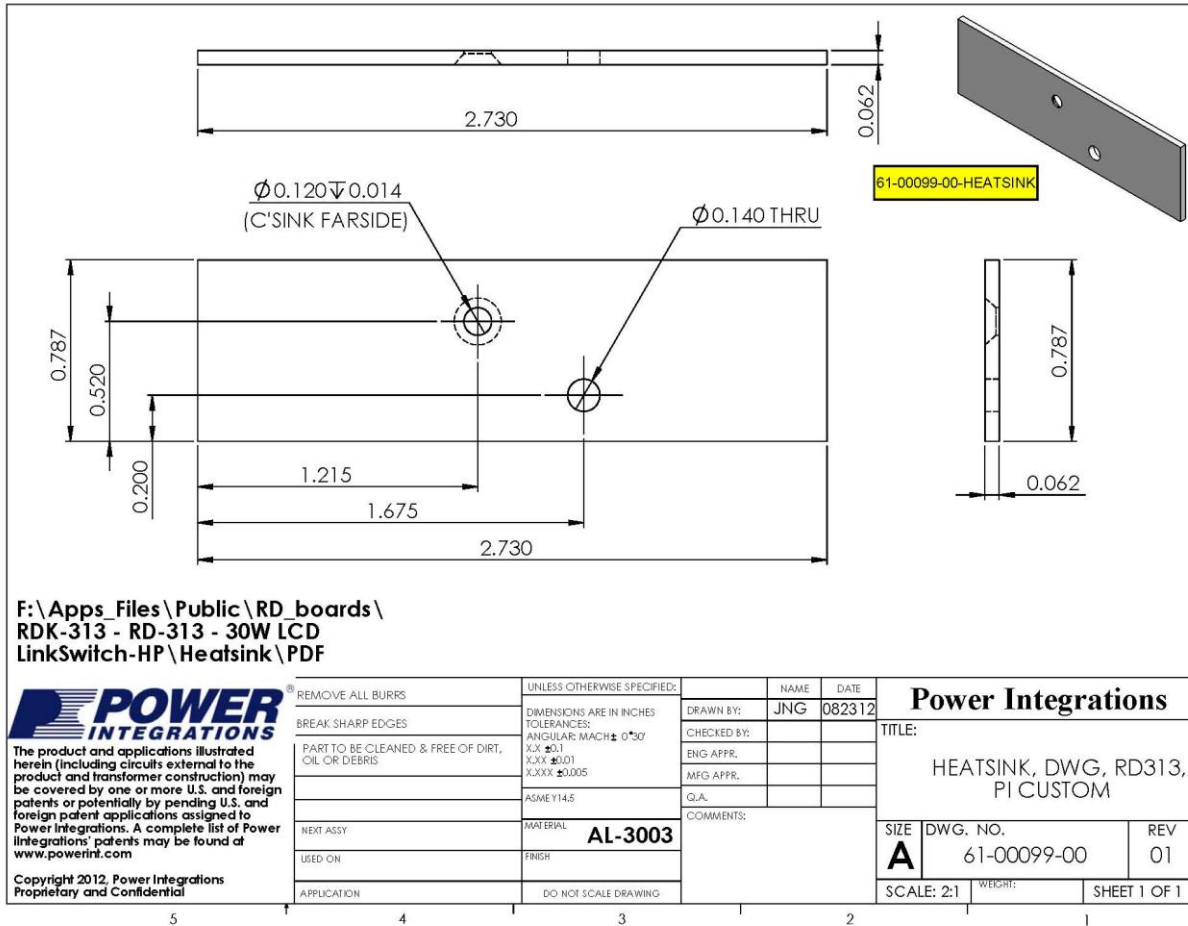
Figure 6 – Transformer Build Diagram.



9 ヒートシンク仕様

9.1 eSIP 用ヒートシンク

9.1.1 eSIP 用ヒートシンク製造図面



9.1.2 eSIP 用ヒートシンク組み立て図

1 FOR COMPLETE ASSEMBLY
SEE 61-00099-02

1

2

1 FABRICATOR TO INSTALL
ITEM 2 AS SHOWN.

F:\Apps_Files\Public\RD_boards\
RDK-313 - RD-313 - 30W LCD
LinkSwitch-HP\Heatsink\PDF

The product and applications illustrated herein (including circuits external to the product and transformer construction) may be covered by one or more U.S. and foreign patents or potentially by pending U.S. and foreign patent applications assigned to Power Integrations. A complete list of Power Integrations' patents may be found at www.powerint.com

Copyright 2012, Power Integrations
Proprietary and Confidential

ITEM NO.	PART NUMBER	DESCRIPTION	QTY.
1	61-00099-00	HEATSINK, CUSTOM, AL-3003 0.062" THK	1
2	60-00016-00	TERMINAL, EYELET, ZIERICK 190	1

REMOVE ALL BURRS	UNLESS OTHERWISE SPECIFIED:	NAME	DATE	Power Integrations TITLE: HEATSINK, FAB, W-BRKT, RD313-PI CUSTOM SIZE A DWG. NO. 61-00099-01 REV 01 SCALE: 1:1 SHEET 1 OF 1
BREAK SHARP EDGES	DIMENSIONS ARE IN INCHES	DRAWN BY: JNG	082312	
PART TO BE CLEANED & FREE OF DIRT, OIL OR DEBRIS	TOLERANCES:	CHECKED BY:		
	ANGULAR: MACH ± 0°30'	ENG APPR.		
	X.XX ±0.1	MFG APPR.		
	X.XXX ±0.001	Q.A.		
	X.XXXX ±0.0005	COMMENTS:		
	ASME Y14.5			
NEXT ASSY	MATERIAL			
USED ON	FINISH			
APPLICATION	DO NOT SCALE DRAWING			

9.1.3 eSIP 及びヒートシンク組み立て図

F:\Apps_Files\Public\RD_boards\
RDK-313 - RD-313 - 30W LCD
LinkSwitch-HP\Heatsink\PDF

POWER INTEGRATIONS
The product and applications illustrated herein (including circuits extended to the product and transformer construction) may be covered by one or more U.S. and foreign patents or potentially by pending U.S. and foreign patent applications assigned to Power Integrations. A complete list of Power Integrations patents may be found at www.powerint.com
Copyright 2012, Power Integrations Proprietary and Confidential

ITEM NO.	PART NUMBER	DESCRIPTION	QTY.
1	61-00099-00	HEATSINK, CUSTOM, AL-3003, 0.062" THK	1
3	10-00595-00	LinkSwitch-HP, LNK6766E, eSIP-ZH	1
4	60-00035-00	THERMAL GREASE-SILICONE-5 OZ TUBE-ESIP	1
5	60-00037-00	EDGE CLIP, 14.33mm L x 6.35mm W	1
6	75-00055-00	NUT, HEX 2-56, SS	1
7	75-00136-00	SCREW PHIL FLAT HEAD-UNDERCUT 4-40 X .250 (1-4) SS	1
8	3MI350FX1.30 W1	ELECTRICAL TAPE-FLAME RETARDANT 1.30" WIDTH	1

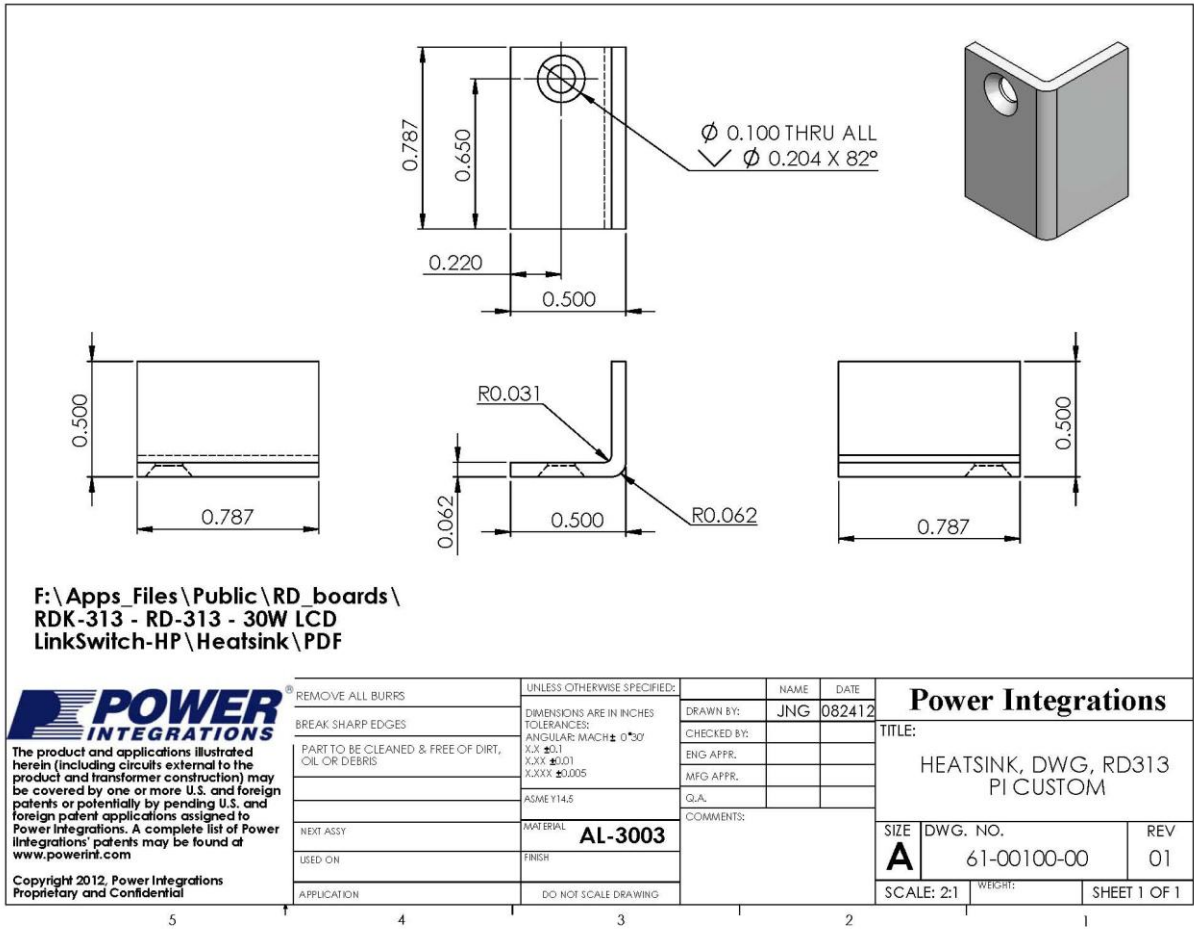
REMOVE ALL BURRS	UNLESS OTHERWISE SPECIFIED:	NAME	DATE
BREAK SHARP EDGES	DIMENSIONS ARE IN INCHES	DRAWN BY:	JNG 082412
PART TO BE CLEANED & FREE OF DIRT, OIL, OR DEBRIS	TOLERANCES:	CHECKED BY:	
	ANGULAR: MACH & 1/16"	ENG APPR:	
	F.2. .010	MFG APPR:	
	F.3. .005	S.A.:	
	F.4. .005	COMMENTS:	
	REFER GEOMETRIC TOLERANCES		
	MATERIAL:		
	FINISH:		
	OTHER:		
	APPLICATION:		
	ISO DRAWING:		

Power Integrations
TITLE: HEATSINK, ASSY, eSIP WITH BRKT, RD313, PI CUSTOM
SIZE: B DWG. NO: 61-00099-02 REV: 01
SCALE: 1:1 SHEET 1 OF 1



9.2 ダイオードヒートシンク

9.2.1 ダイオードヒートシンク製造図面



9.2.2 ダイオード及びヒートシンク組み立て図

ITEM NO.	PART NUMBER	DESCRIPTION	QTY.
1	61-00100-00	HEATSINK, CUSTOM, AL-3003, 0.062" THK	1
2	15-00888-00	100 V, 30 A, SCHOTTKY, TO-220AB	1
3	60-00035-00	THERMAL GREASE, SILICONE, 5 oz TUBE	1
4	75-00055-00	NUT, HEX 2-56, SS	1
5	75-00136-00	SCREW PHIL FLAT HEAD-UNDERCUT 4-40 X .250 (1-4) SST	1

F:\Apps_Files\Public\RD_boards\
RDK-313 - RD-313 - 30W LCD
LinkSwitch-HP\Heatsink\PDF

<p>POWER INTEGRATIONS</p> <p>The product and applications illustrated herein (including circuits external to the product and transformer construction) may be covered by one or more U.S. and foreign patents or potentially by pending U.S. and foreign patent applications assigned to Power Integrations. A complete list of Power Integrations' patents may be found at www.powerint.com</p> <p>Copyright 2012, Power Integrations Proprietary and Confidential</p>	REMOVE ALL BURRS	UNLESS OTHERWISE SPECIFIED:	NAME	DATE	<p>Power Integrations</p> <p>TITLE: HEATSINK, ASSY, DIODE, RD313, PI CUSTOM</p> <p>SIZE A DWG. NO. 61-00100-02 REV 01</p> <p>SCALE: 1:1 SHEET 1 OF 1</p>	
	BREAK SHARP EDGES	DIMENSIONS ARE IN INCHES	DRAWN BY: JNG	082412		
	PART TO BE CLEANED & FREE OF DIRT, OIL OR DEBRIS	TOLERANCES:	CHECKED BY:			
		ANGULAR: MACH ± 0°30'	ENG APPR.			
		X.XX ±0.1	MFG APPR.			
		X.XXX ±0.005	Q/A			
NEXT ASSY	MATERIAL	COMMENTS:				
USED ON	FINISH					
APPLICATION	DO NOT SCALE DRAWING					



10 性能データ

特に記述がない限り、測定はすべて室温で行われ、50 Hz の入力周波数を使用しています。すべての試験において、最大負荷は 2.5 A とします。

10.1 アクティブモード効率

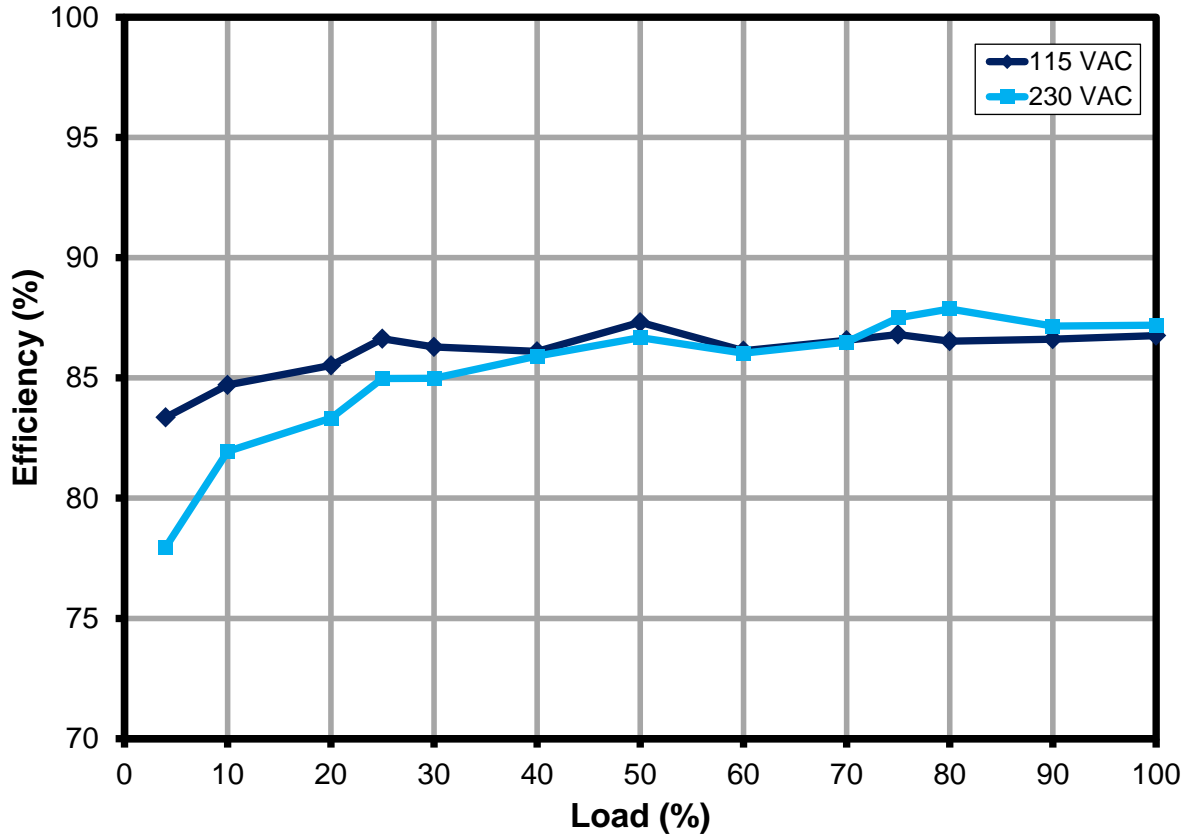


Figure 7– Active mode Efficiency, Room Temperature

115 VAC				230 VAC			
V _{OUT} (V)	I _{OUT} (A)	P _{IN} (W)	η	V _{OUT} (V)	I _{OUT} (A)	P _{IN} (W)	η
12.1	0.625	8.73	86.63%	12.1	0.625	8.9	84.97%
12	1.251	17.18	87.3%	12.01	1.251	17.32	86.7%
11.94	1.875	25.79	86.8%	11.97	1.875	25.65	87.5%
11.91	2.5	34.32	86.76%	11.94	2.5	34.25	87.19%
		Avg	86.88%			Avg	86.58%

Table 1 – Four Point Average Efficiency (25%, 50%, 75% and 100%), Room Temperature.



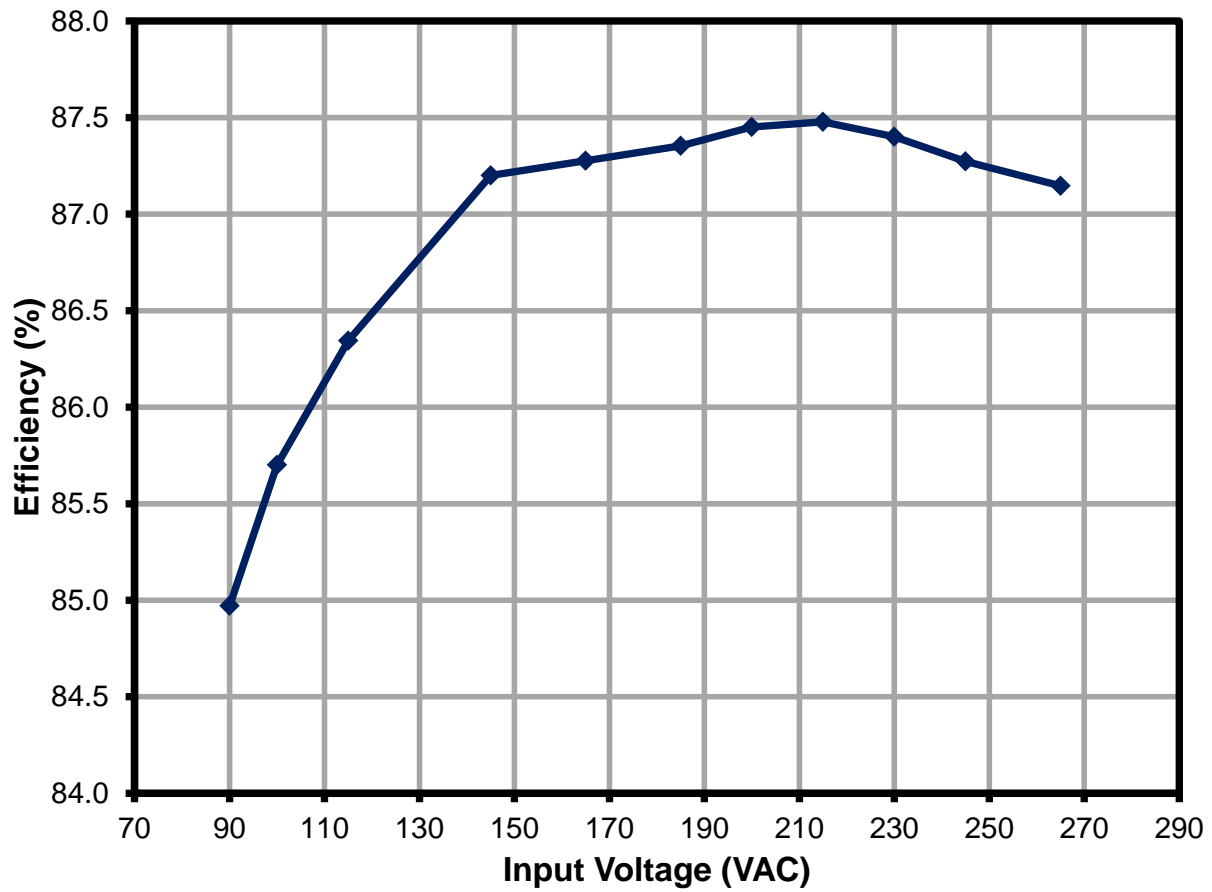


Figure 8 – Full Load Efficiency vs. Input Voltage, Room Temperature.



10.2 無負荷時入力電力

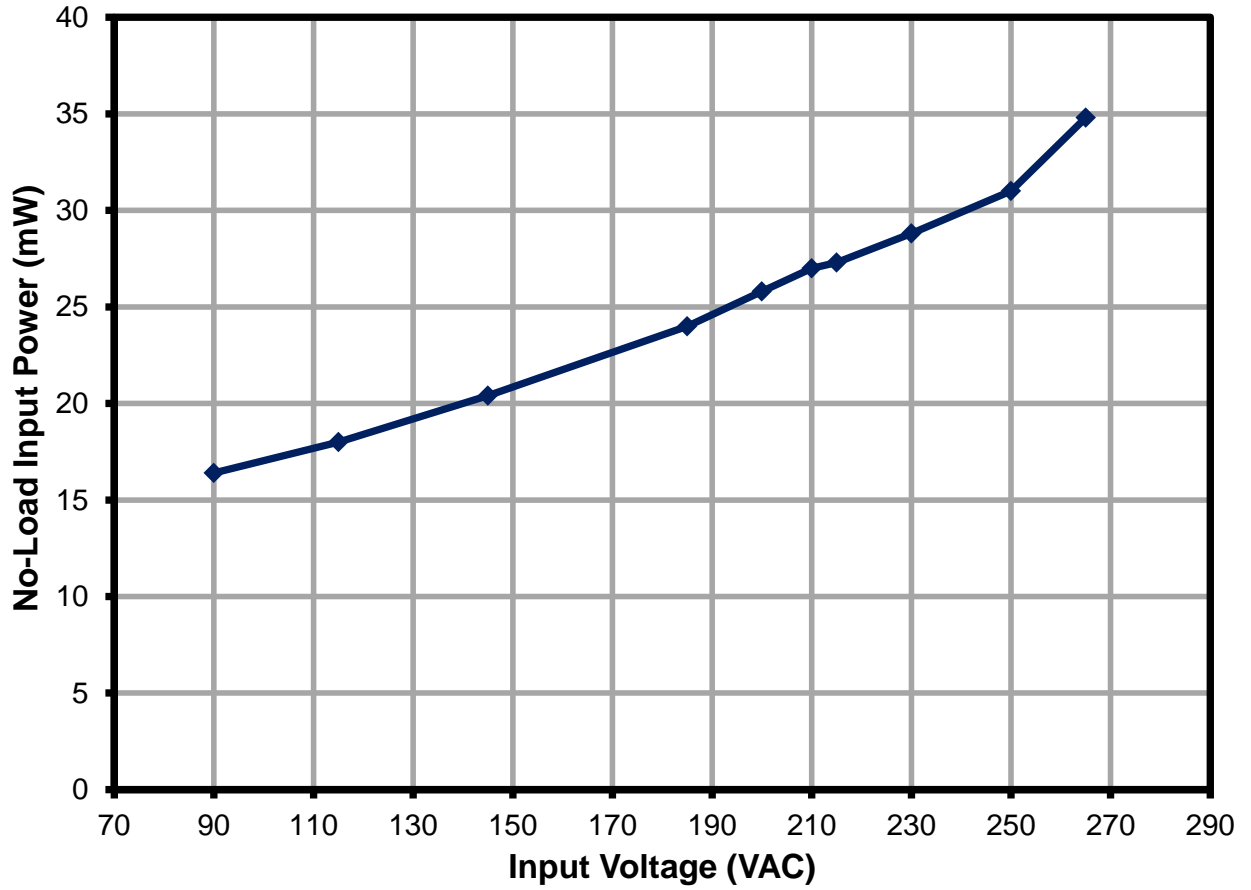


Figure 9 – No-Load Input Power vs. Input Line Voltage, Room Temperature.



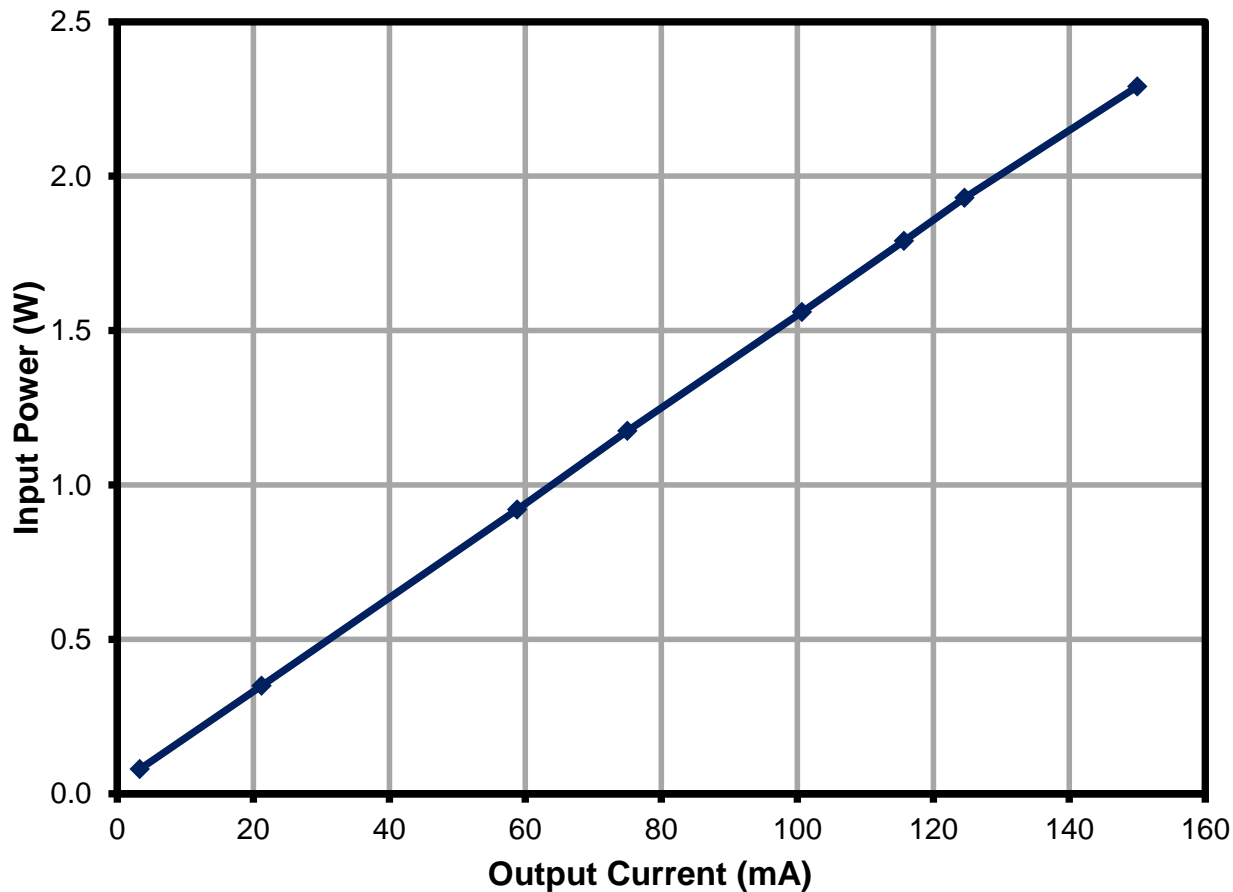


Figure 10 – Standby Performance at 230 VAC, Room Temperature.



10.3 入力レギュレーション

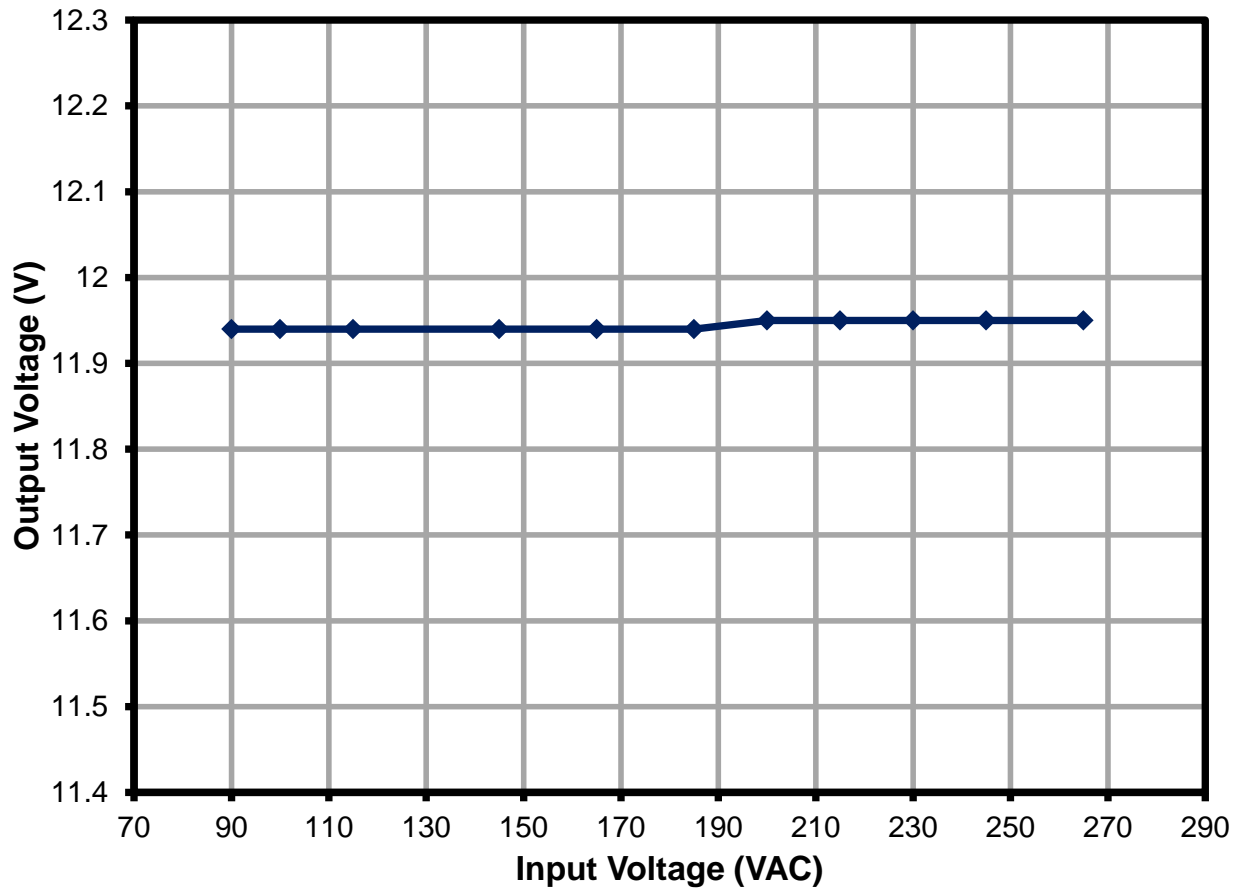


Figure 11 – Line Regulation under Full Load, Room Temperature.



10.4 負荷レギュレーション

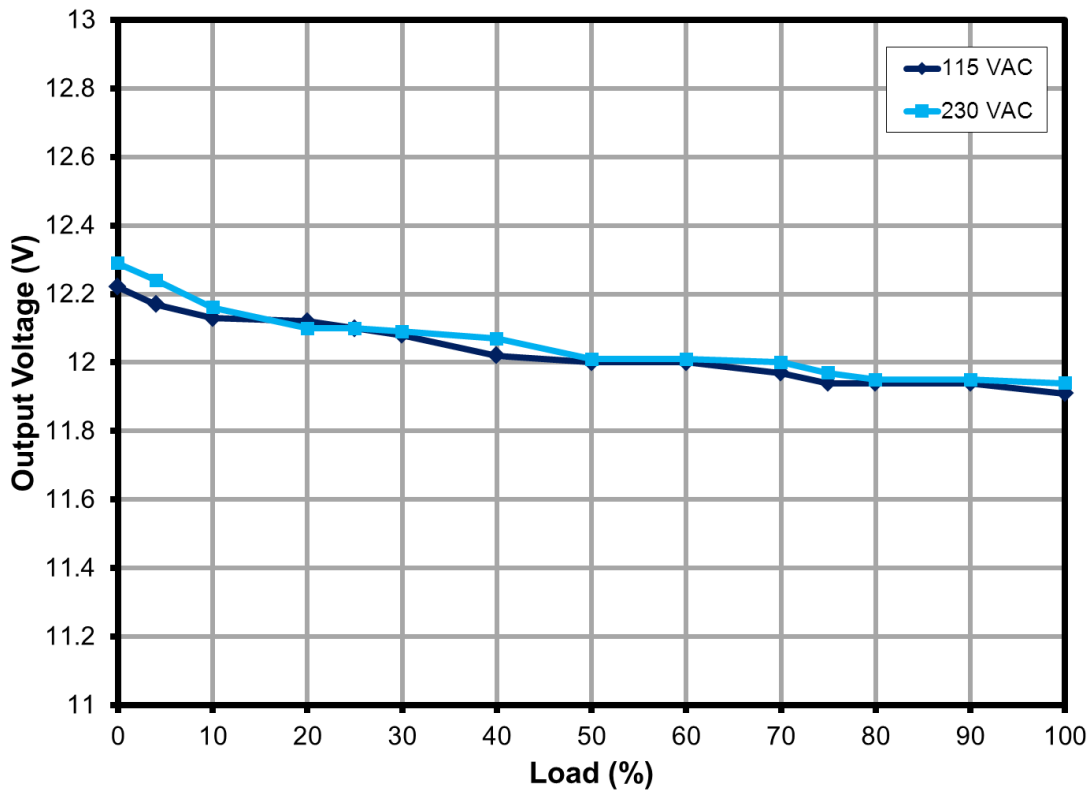
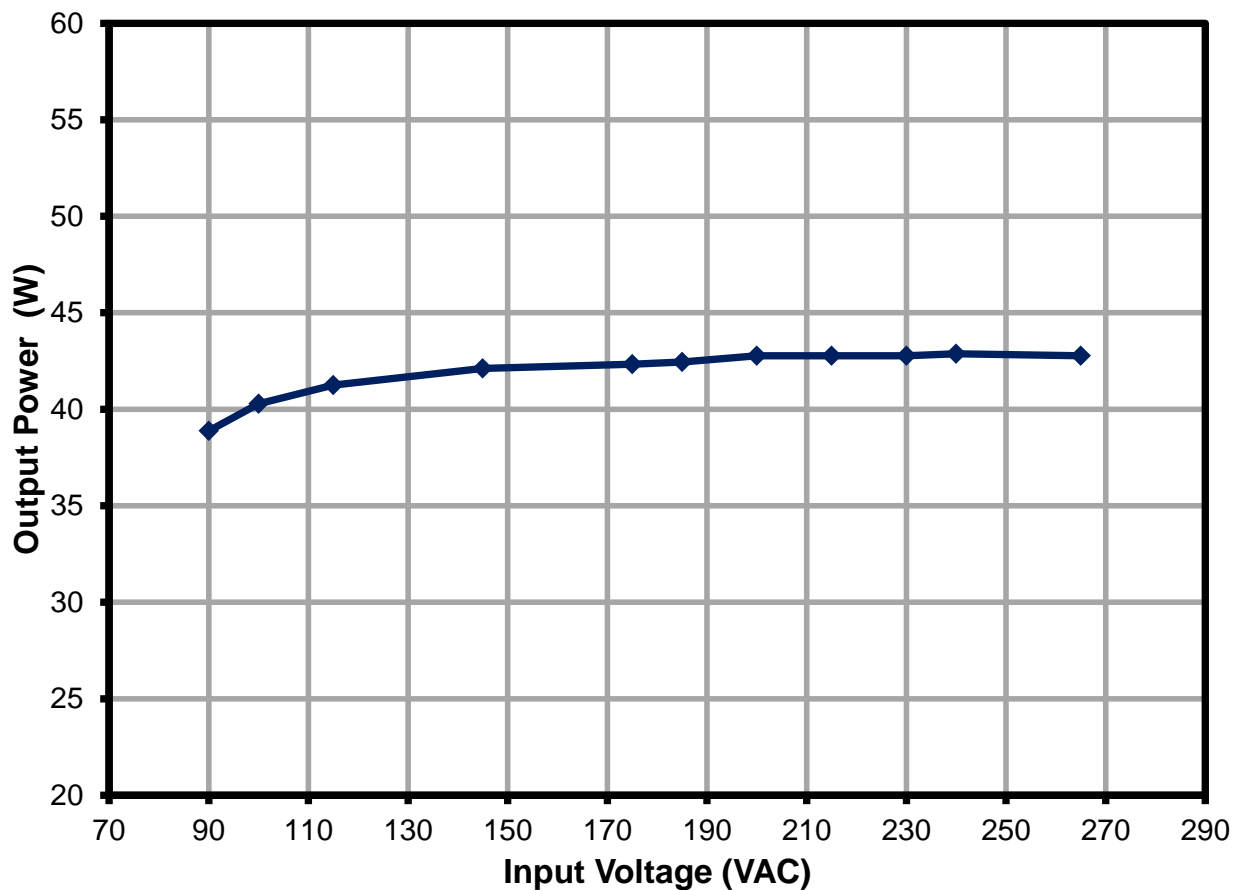


Figure 12 – Load Regulation, Room Temperature.



10.5 電力制限**Figure 13 – Overload Power vs. Line Voltage.**

11 波形

11.1 ドレイン電圧及び電流、通常動作時

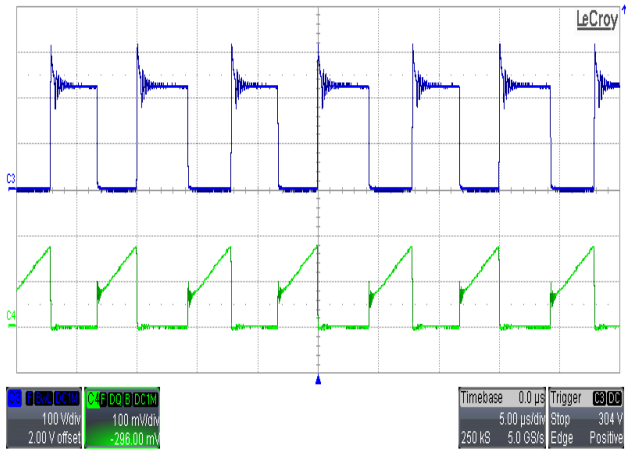


Figure 14 – 90 VAC, Full Load.
 Upper: V_{DRAIN} , 100 V / div.
 Lower: I_{DRAIN} , 0.5 A / div., 10 μ s / div.

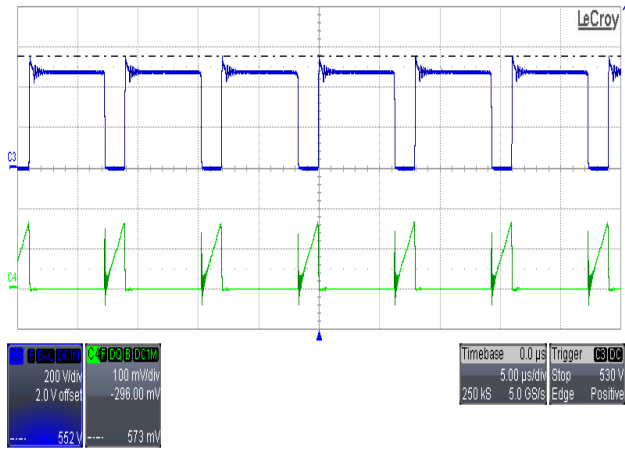


Figure 15 – 265 VAC, Full Load.
 Upper: V_{DRAIN} , 200 V / div.
 Lower: I_{DRAIN} , 0.5 A / div., 10 μ s / div.

11.2 ドレイン電圧及び電流、過負荷時

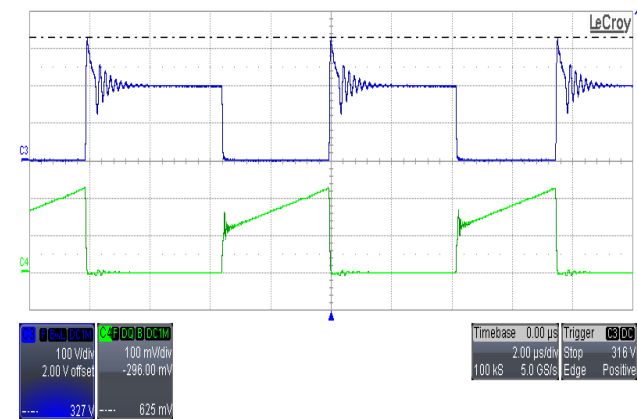


Figure 16 – 90 VAC, 38.8 W Overload Power.
 Upper: V_{DRAIN} , 100 V / div.
 Lower: I_{DRAIN} , 0.5 A / div., 10 μ s / div.

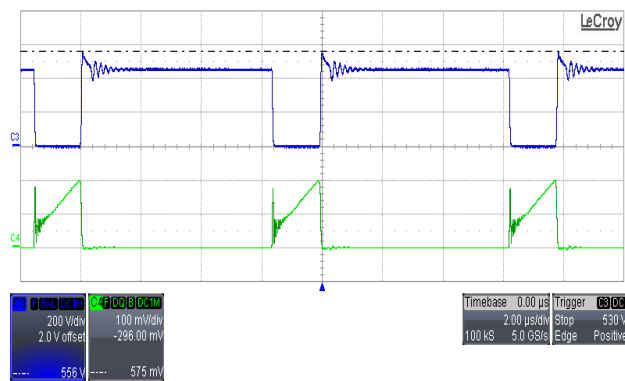


Figure 17 – 265 VAC, 42.78 W Overload Power.
 Upper: V_{DRAIN} , 200 V / div.
 Lower: I_{DRAIN} , 0.5 A / div., 10 μ s / div.

11.3 電圧ストレス、過負荷時

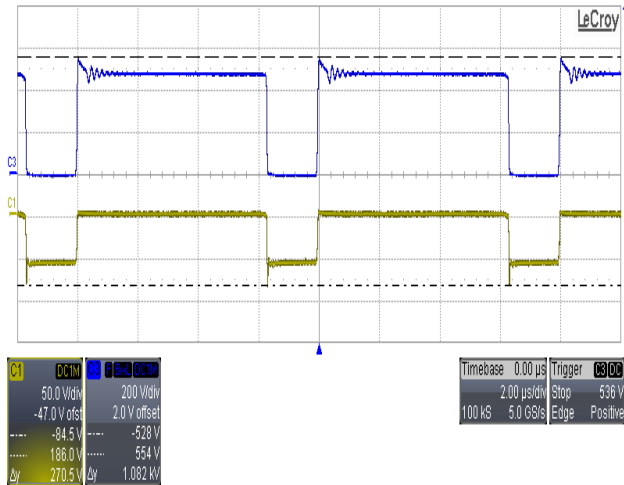


Figure 18 – 265 VAC, Overload Power.
Upper: V_{DRAIN} , 200 V / div.
Lower: PIV_{DIODE} , 50 V / div., 2.0 μ s / div.

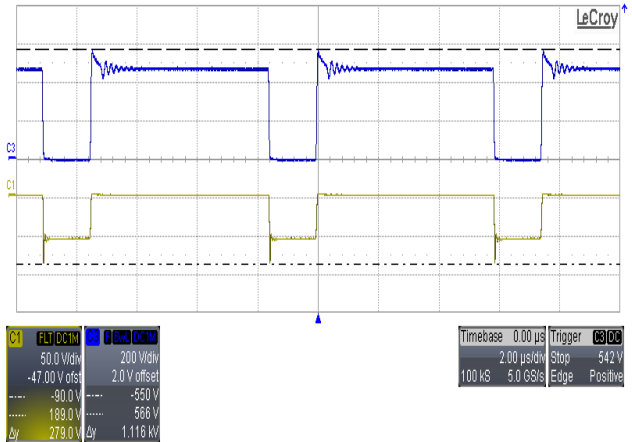


Figure 19 – 265 VAC, Overload Power.
Upper: V_{DRAIN} , 200 V / div.
Lower: PIV_{DIODE} , 50 V / div., 2.0 μ s / div.

11.4 ドレイン電圧及び電流起動プロファイル

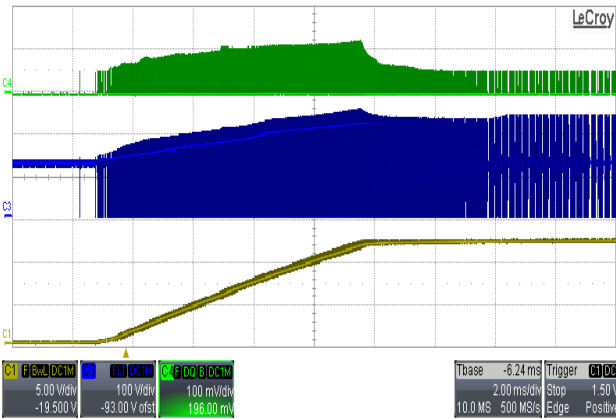


Figure 20 – 90 VAC, No-Load.
Upper: I_{DRAIN} , 0.5 A, 2 ms / div.
Middle: V_{DRAIN} , 100 V / div.
Lower: V_{OUT} , 5 V / div.

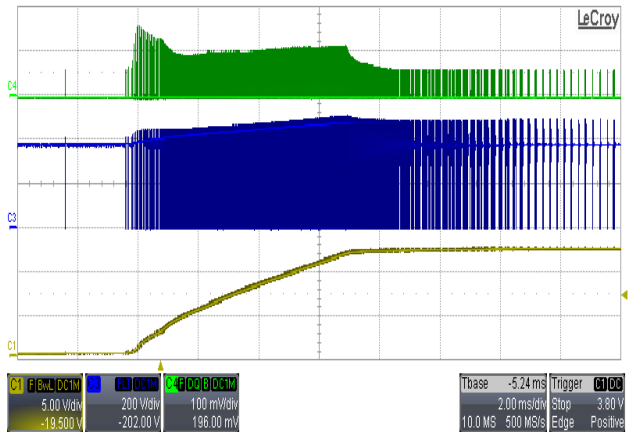


Figure 21 – 265 VAC, No-Load.
Upper: I_{DRAIN} , 0.5 A, 2 ms / div.
Middle: V_{DRAIN} , 200 V / div.
Lower: V_{OUT} , 5 V / div.



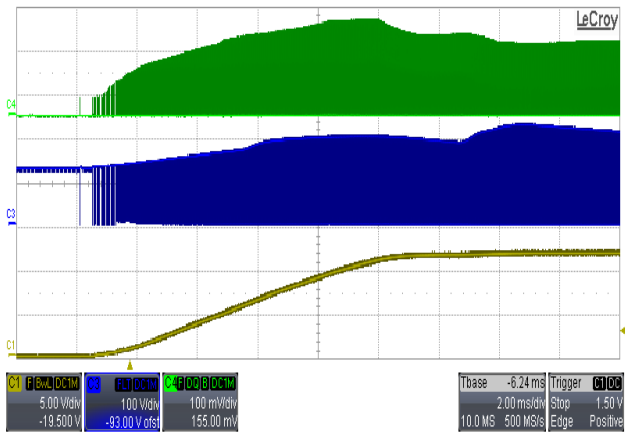


Figure 22 – 90 VAC, Full Load.
 Upper: I_{DRAIN} , 0.5 A, 2 ms / div
 Middle: V_{DRAIN} , 100 V / div.
 Lower: V_{OUT} , 5 V / div.

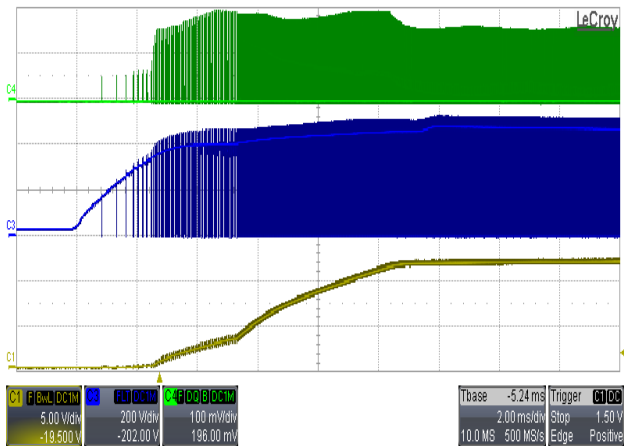


Figure 23 – 265 VAC, Full Load.
 Upper: I_{DRAIN} , 0.5 A, 2 ms / div
 Middle: V_{DRAIN} , 200 V / div.
 Lower: V_{OUT} , 5 V / div.



11.5 負荷過渡応答

In the figures shown below, the output was AC coupled to view the load transient response. The oscilloscope was triggered using the load current step as a trigger source.

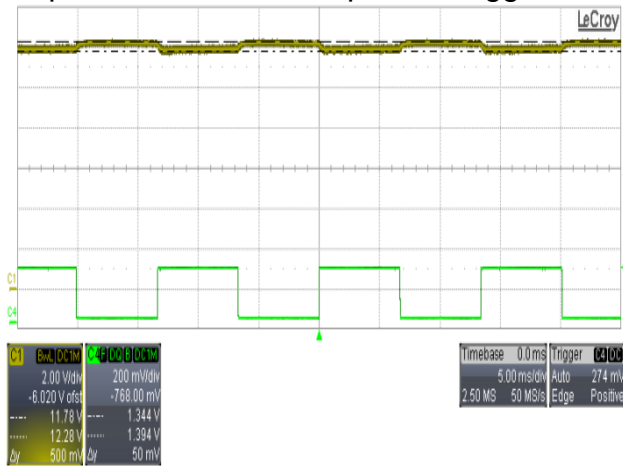


Figure 24 – Transient Response, 115 VAC, 5% \leftrightarrow 55% Step Load.
Upper: V_{OUT}, 2 V / div.
Lower: I_{OUT}, 1 A / div., 5 ms / div.



Figure 25 – Transient Response, 115 VAC, 50% \leftrightarrow 100% Step Load.
Upper: V_{OUT}, 2 V / div.
Lower: I_{OUT}, 1 A / div., 5 ms / div.

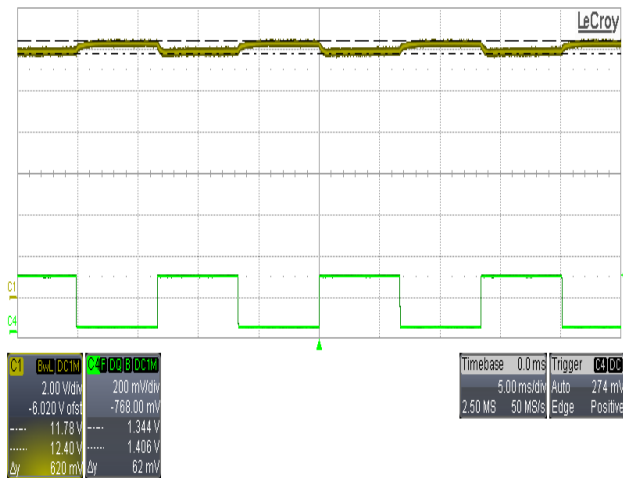


Figure 26 – Transient Response, 230 VAC, 5% \leftrightarrow 55% Step Load.
Upper: V_{OUT}, 2.0 V / div.
Lower: I_{OUT}, 1 A / div., 5 ms / div.

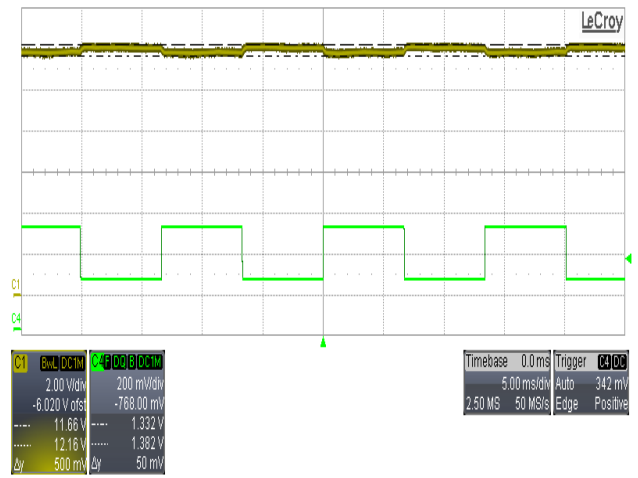


Figure 27 – Transient Response, 230 VAC, 50% \leftrightarrow 100% Step Load.
Upper: V_{OUT}, 2.0 V / div.
Lower: I_{OUT}, 1 A / div., 5 ms / div.



11.6 出力リップル及びノイズの測定

11.6.1 リップルの測定方法

For DC output ripple measurements, a modified oscilloscope test probe must be utilized in order to reduce spurious signals due to pick-up. Details of the probe modification are provided in the figures below.

The 5125BA probe adapter is affixed with two capacitors tied in parallel across the probe tip. The capacitors include one (1) 0.1 μF / 50 V ceramic type and one (1) 4.7 μF / 50 V aluminum electrolytic. **The aluminum electrolytic type capacitor is polarized, so proper polarity across DC outputs must be maintained (see below).**

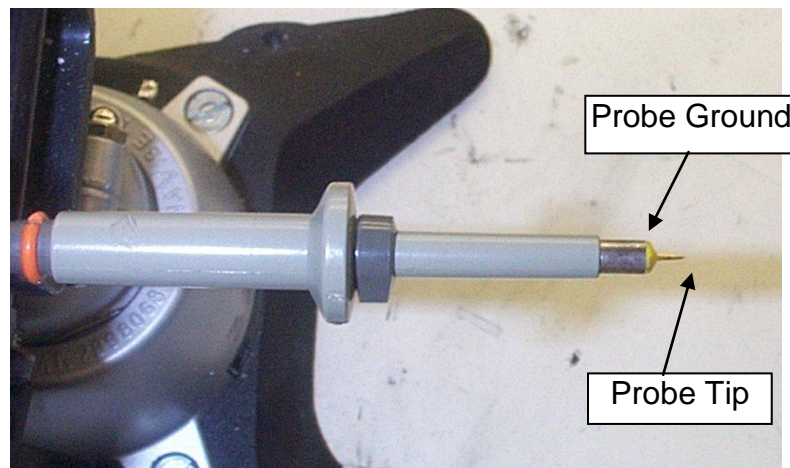


Figure 28 – Oscilloscope Probe Prepared for Ripple Measurement (End Cap and Ground Lead Removed).



Figure 29 – Oscilloscope Probe with Probe Master 5125BA BNC Adapter (Modified with Wires for Probe Ground for Ripple Measurement, and Two Parallel Decoupling Capacitors Added).

11.6.2 リップル及びノイズの測定結果

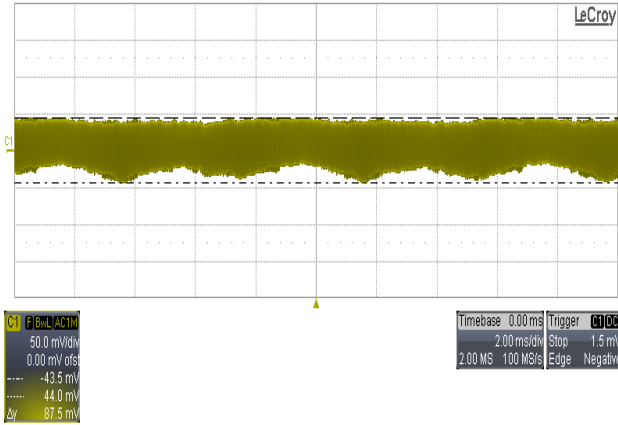


Figure 30 – Low Frequency Ripple, 115 VAC, Full Load.
 V_{OUT} , 50 mV / div.

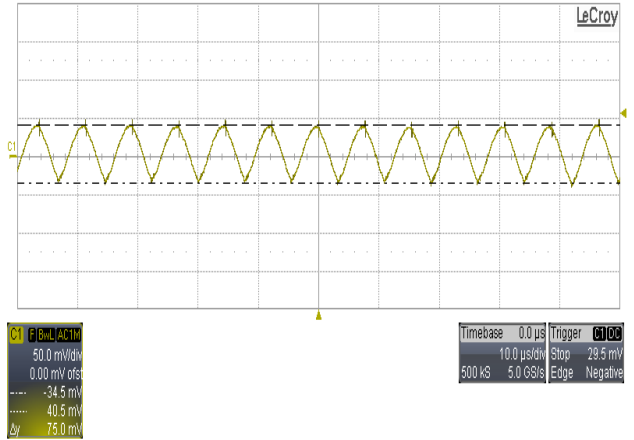


Figure 31 – Switching Noise, 115 VAC, Full Load.
 V_{OUT} , 50 mV / div.

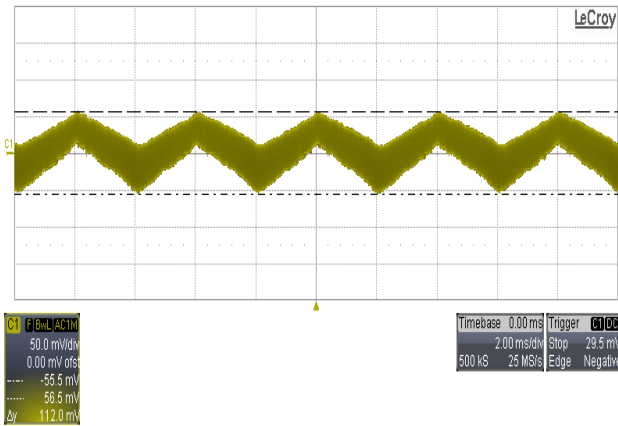


Figure 32 – Low Frequency Ripple, 230 VAC, Full Load.
 V_{OUT} , 50 mV / div.

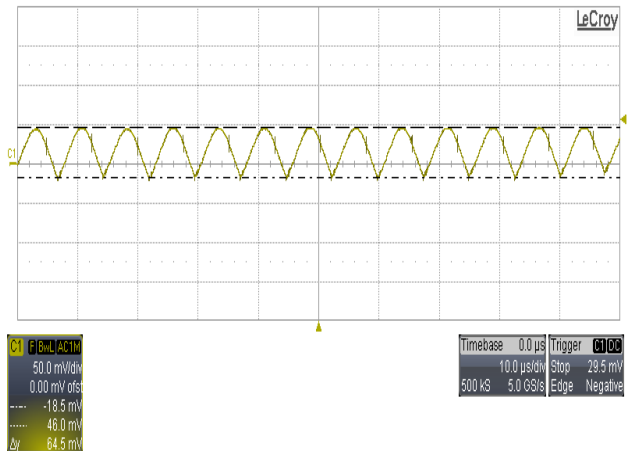


Figure 33 – Switching Noise, 230 VAC, Full Load.
 V_{OUT} , 50 mV / div.

12 保護機能

12.1 短絡状態時のオートリスタート

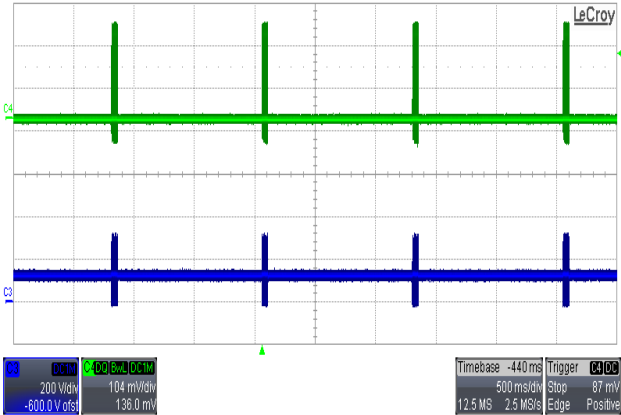


Figure 34 – Auto-restart Under Short-Circuit, 90 VAC.
 Upper: I_{DRAIN} , 0.52 A / div., 500 ms / div.
 Lower: V_{DRAIN} , 200 V / div.
 Input Power = 1.38 W.

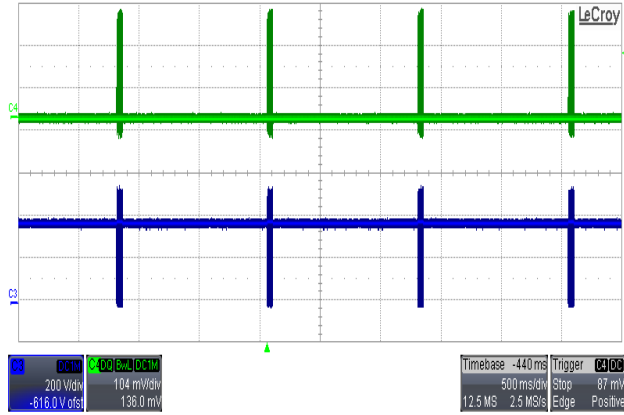


Figure 35 – Auto-restart Under Short-Circuit, 265 VAC.
 Upper: I_{DRAIN} , 0.52 A / div., 500 ms / div.
 Lower: V_{DRAIN} , 200 V / div.
 Input Power = 1.41 W.

12.2 過電圧時のラッチタイプ保護 (オープン ループ試験)

OVP is initiated by inserting a 100 kΩ between BP and CP pin during normal operation.

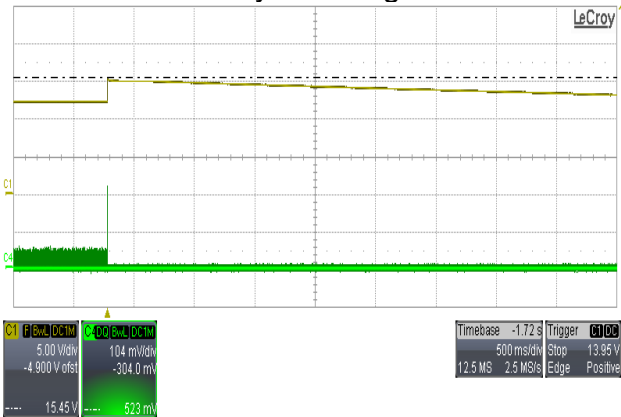


Figure 36 – OVP at 90 VAC, No-Load.
 Upper: V_{OUT} , 5 V / div., 500 ms / div.
 Lower: I_{DRAIN} , 0.52 A / div.
 OVP Trip Point = 15.45 V.

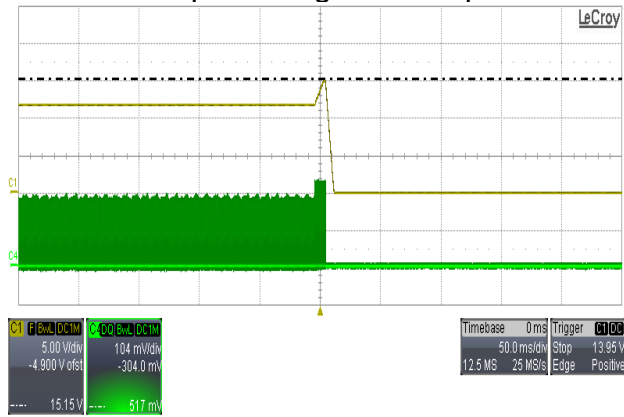


Figure 37 – OVP at 90 VAC, Full Load.
 Upper: V_{OUT} , 5 V / div., 500 ms / div.
 Lower: I_{DRAIN} , 0.52 A / div.
 OVP Trip Point = 15.15 V.



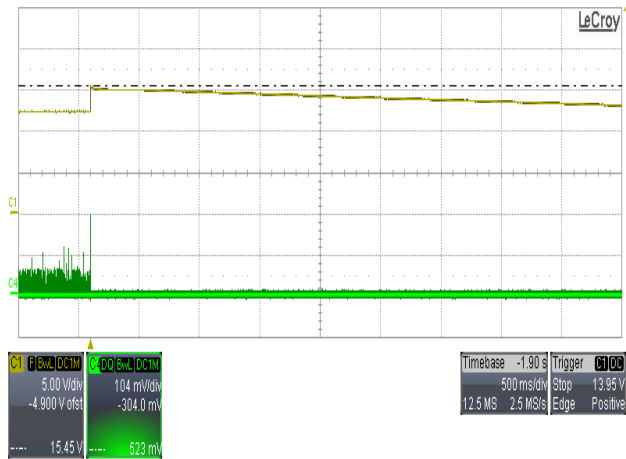


Figure 38 – OVP at 265 VAC, No-Load.
 Upper: V_{OUT} , 5 V / div., 500 ms / div.
 Lower: I_{DRAIN} , 0.52 A / div.
 OVP Trip Point = 15.45 V.

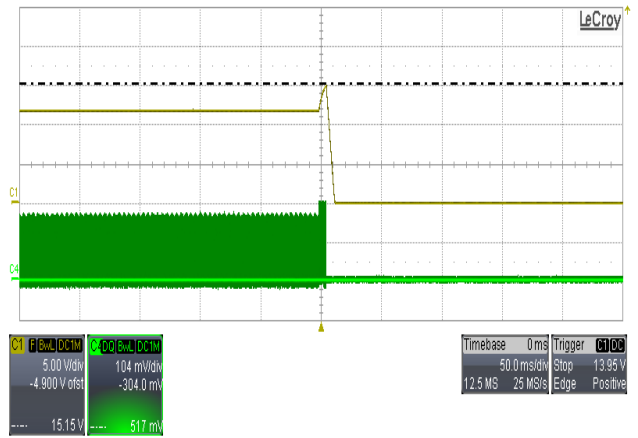


Figure 39 – OVP at 265 VAC, Full Load.
 Upper: V_{OUT} , 5 V / div., 500 ms / div.
 Lower: I_{DRAIN} , 0.52 A / div.
 OVP Trip Point = 15.15 V.

12.3 起動/停止 (DC 電源を使用して実施)

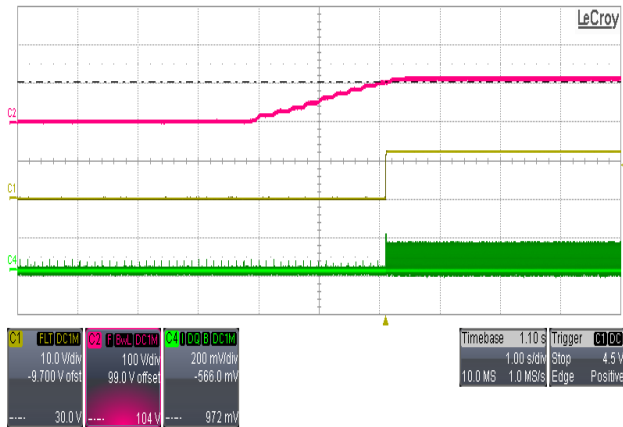


Figure 40 – Brown-in.
 Upper: V_{IN} , 100 V / div., 1 s / div.
 Middle: V_{OUT} , 10 V / div.
 Lower: I_{DRAIN} , 1.0 A / div.

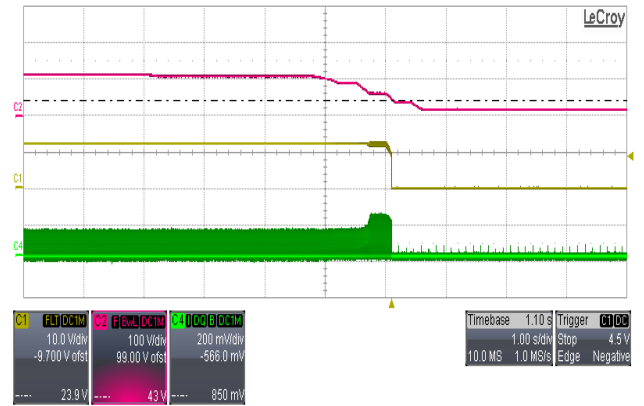


Figure 41 – Brown-out.
 Upper: V_{IN} , 100 V / div., 1 s / div.
 Middle: V_{OUT} , 10 V / div.
 Lower: I_{DRAIN} , 1.0 A / div.

12.4 入力過電圧保護 (DC 電源を使用して実施)

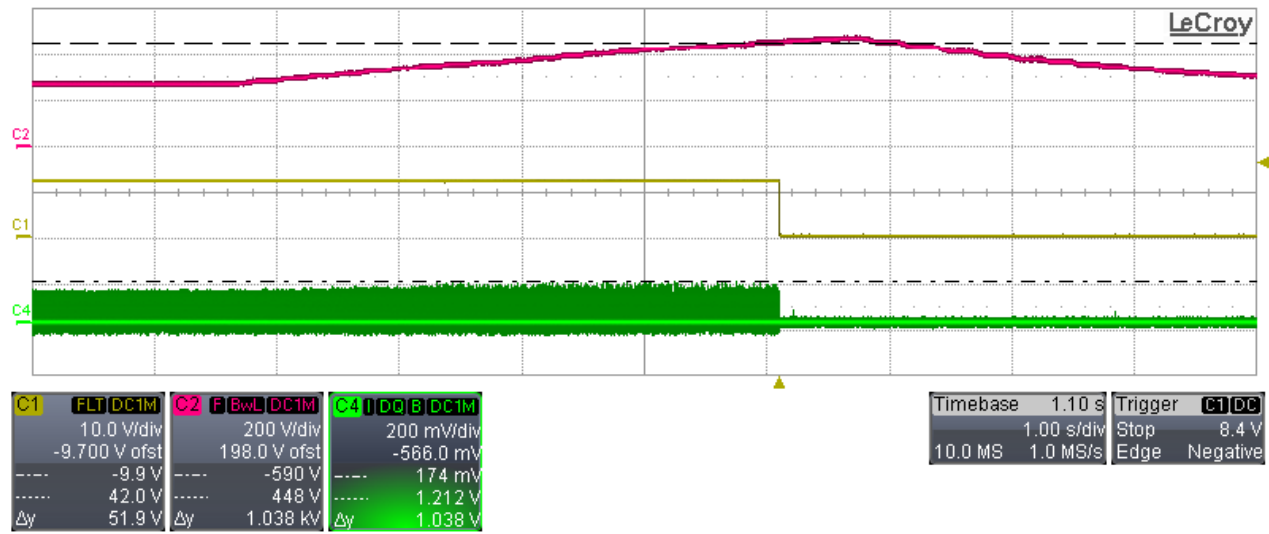


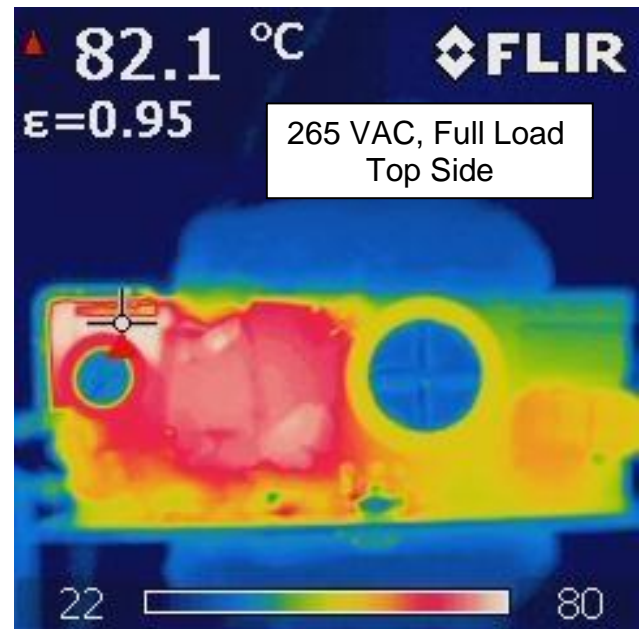
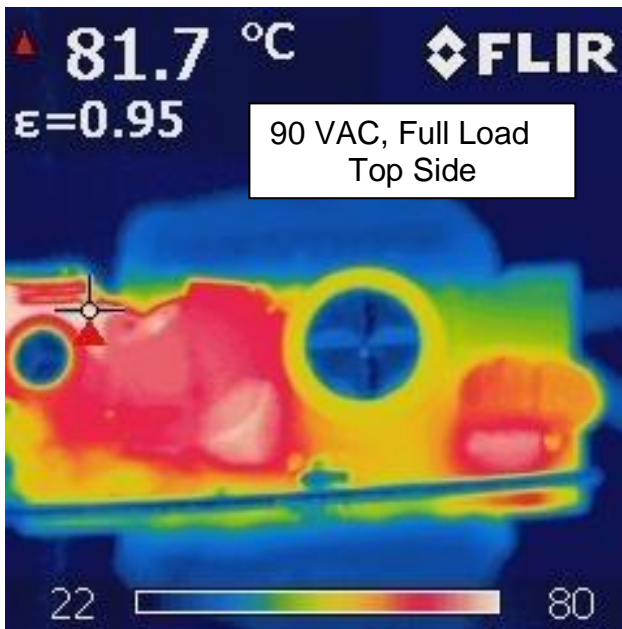
Figure 42 – Line Overvoltage Protection (Triggered at 448 V).
 Upper: V_{IN} , 200 V / div., 1 s / div.
 Middle: V_{OUT} , 10 V / div.
 Lower: I_{DRAIN} , 1.0 A / div.

Note: Also programmed for latching under OTP conditions.

13 熱特性 ($T_{\text{AMBIENT}} = 25\text{ }^{\circ}\text{C}$)

Thermal performance was measured at full load operation, open frame at ambient temperature of $25\text{ }^{\circ}\text{C}$. The transformer winding temperature was taken on the outermost layer.

Item	Description	90 VAC Full Load	265 VAC Full Load
1	Output Diode	81.7	82.1
2	LNK6766E	68	65
3	Transformer	73.3	75
4	Input Capacitor	58	43
5	Output CMC	62	55
6	Input CMC	61	35
7	Bridge Diode	77	52
8	Zener Clamp	73	63



14 AC サージ (出力には抵抗による最大負荷を設定)

Surge Level (V)	Input Voltage (VAC)	Injection Location	Injection Phase (°)	Test Results (Pass/Fail # Strikes)
D.M.		(2Ω source)		10 Strikes Each Level
+1000	230	L1 to L2	90	Pass
-1000	230	L1 to L2	270	Pass
C.M.		(12Ω source)		
+2000	230	L1, L2 to PE	90	Pass
-2000	230	L1, L2 to PE	270	Pass

15 ESD (出力には抵抗による最大負荷を設定)

Device	Discharge Type	Discharge Location	Voltage	# of Events (1/sec)	Remarks
LNK6766E	Contact	+ Output Terminal	+8 kV	10	PASS
			-8 kV	10	PASS
		- Output Terminal	+8 kV	10	PASS
			-8 kV	10	PASS
	Air	+ Output Terminal	+15 kV	10	PASS
			-15 kV	10	PASS
		- Output Terminal	+15 kV	10	PASS
			-15 kV	10	PASS



PASS = No output glitch or latch-off.

16 最大負荷での EMI 試験

Conducted emissions tests were performed at 115 VAC and 230 VAC at full load. Composite EN55022B / CISPR22B conducted limits are shown. All the tests show excellent EMI performance.

16.1 EMI データ

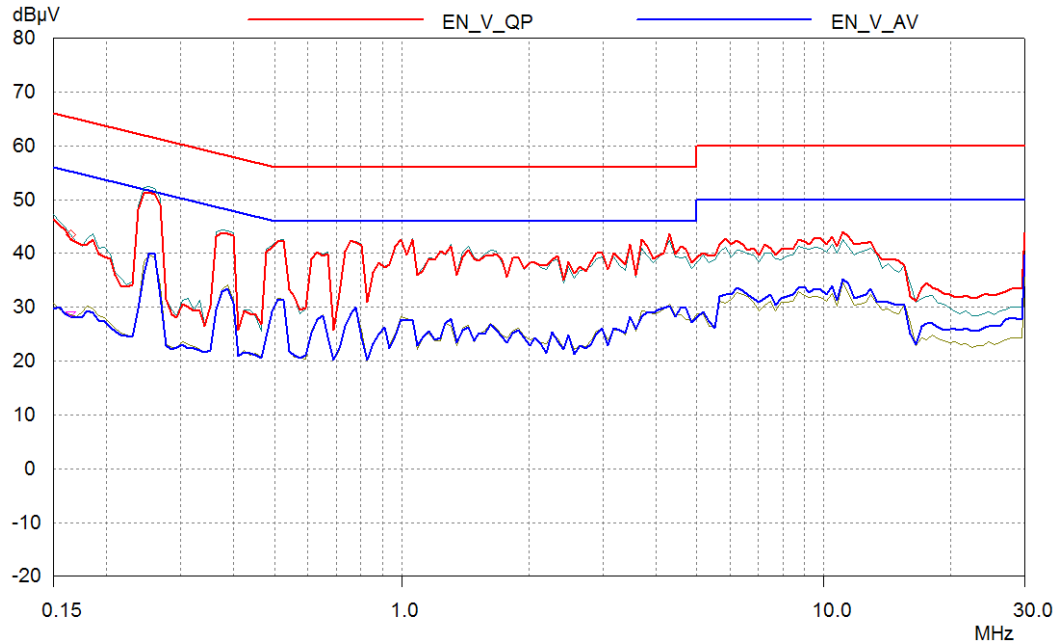


Figure 43 – Conducted EMI at 115 VAC 60 Hz, Full Load, and Output Return Connected to Ground.

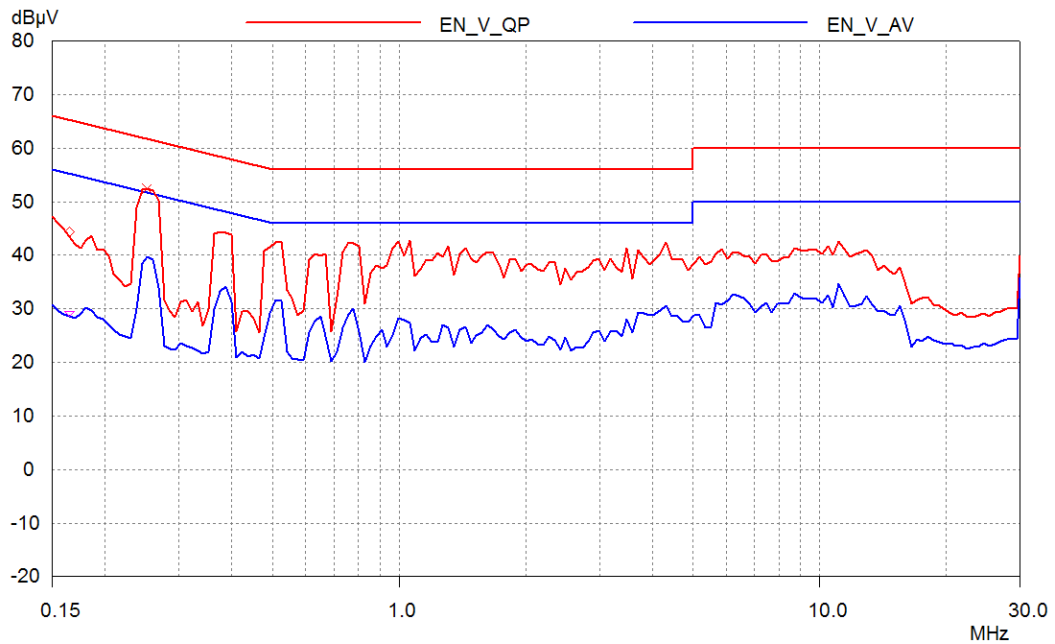


Figure 44 – Conducted EMI at 115 VAC 60 Hz, Full Load, and Output Return Connected to Artificial Hand.





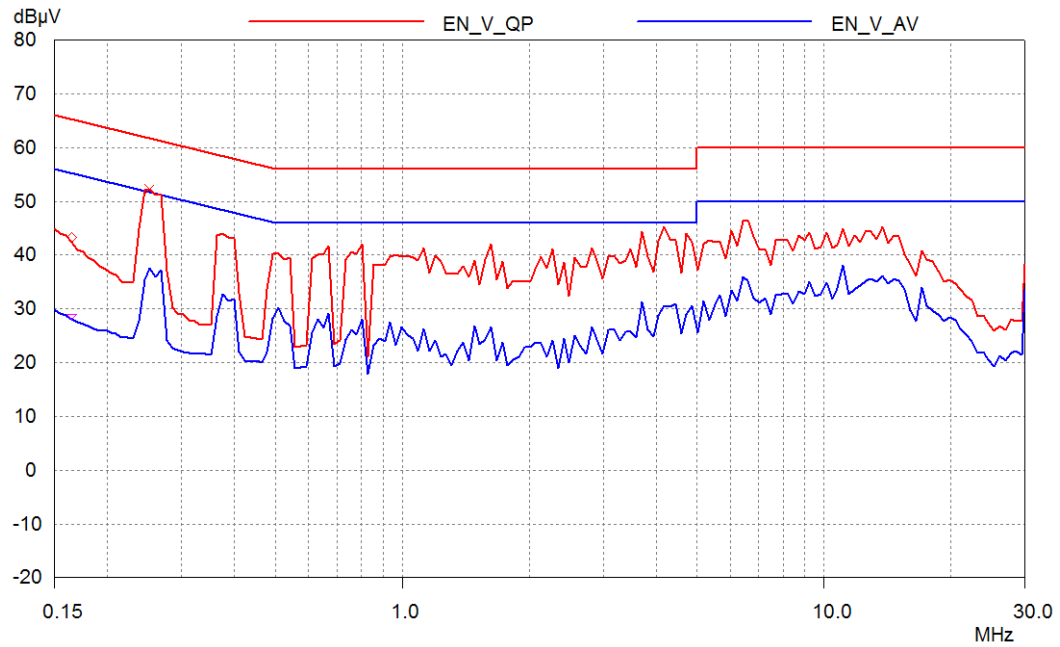


Figure 45 – Conducted EMI at 230 VAC 60 Hz, Full Load, and Output Return Connected to Ground.

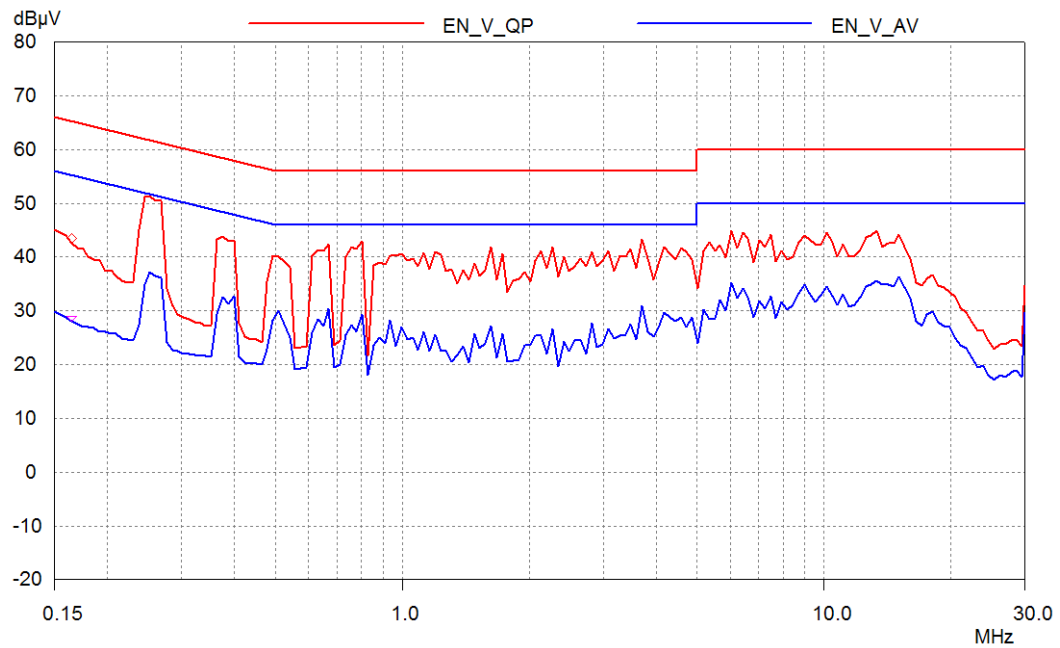


Figure 46 – Conducted EMI at 230 VAC 60 Hz, Full Load, and Output Return Connected to Artificial Hand.



17 改訂履歷

Date	Author	Revision	Description & changes	Reviewed
24-Jul-12	SS	1.0	Initial Release	Apps & Mktg
01-Aug-12	SS	1.1	Changed D8 to thru-hole. Improved heat sink for PI device and output diode.Changed BR2 and VR1 to SMD.	
14-Sep-12	KM	1.2	Updated schematic and format.	



最新の情報については、弊社ウェブサイト www.powerint.com

Power Integrations は、信頼性または生産性を向上させるために、いつでも製品を変更する権利を保持します。Power Integrations は、ここに記載した機器または回路を使用したことから生じる事柄について責任を一切負いません。Power Integrations は、ここでは何らの保証もせず、商品性、特定目的に対する適合性、及び第三者の権利の非侵害の黙示保証なども含めて、すべての保証を明確に否認します。

特許情報

ここで例示した製品及びアプリケーション（製品の外付けトランス構造と回路も含む）は、米国及び他国の特許の対象である場合があります。また、潜在的に、Power Integrations に譲渡された米国及び他国の出願中特許の対象である場合があります。Power Integrations の持つ特許の全リストは、www.powerint.com に掲載されます。Power Integrations は、<http://www.powerint.com/ip.htm> に定めるところに従って、特定の特許権に基づくライセンスを顧客に許諾します。

PI ロゴ、TOPSwitch、TinySwitch、LinkSwitch、LYTSwitch、DPA-Switch、PeakSwitch、CAPZero、SENZero、LinkZero、HiperPFS、HiperTFS、HiperLCS、Qspeed、EcoSmart、Clampless、E-Shield、Filterfuse、StackFET、PI Expert 及び PI FACTS は Power Integrations, Inc. の商標です。その他の商標は、各社の所有物です。©Copyright 2013 Power Integrations, Inc.

Power Integrations の世界各国の販売サポート担当

世界本社

5245 Hellyer Avenue
San Jose, CA 95138, USA.
代表電話: +1-408-414-9200
カスタマー サービス:
電話: +1-408-414-9665
ファックス: +1-408-414-9765
電子メール:
usasales@powerint.com

ドイツ

Lindwurmstrasse 114
80337, Munich
Germany
電話: +49-895-527-39110
ファックス: +49-895-527-39200
電子メール:
eurosales@powerint.com

日本

〒222-0033 神奈川県横浜市港北区新横浜 2-12-11 光正第 3 ビル
電話: +81-45-471-1021
ファックス: +81-45-471-3717
電子メール:
japansales@powerint.com

台湾

5F, No. 318, Nei Hu Rd.,
Sec. 1
Nei Hu District
Taipei 11493, Taiwan R.O.C.
電話: +886-2-2659-4570
ファックス: +886-2-2659-4550
電子メール:
taiwansales@powerint.com

中国 (上海)

Rm 1601/1610, Tower 1,
Kerry Everbright City
No. 218 Tianmu Road West,
Shanghai, P.R.C. 200070
電話: +86-21-6354-6323
ファックス: +86-21-6354-6325
電子メール:
chinasales@powerint.com

インド

#1, 14th Main Road
Vasanthanagar
Bangalore-560052
India
電話: +91-80-4113-8020
ファックス: +91-80-4113-8023
電子メール:
indiasales@powerint.com

韓国

RM 602, 6FL
Korea City Air Terminal B/D,
159-6
Samsung-Dong, Kangnam-Gu,
Seoul, 135-728 Korea
電話: +82-2-2016-6610
ファックス: +82-2-2016-6630
電子メール:
koreasales@powerint.com

ヨーロッパ本社

1st Floor, St. James's House
East Street, Farnham
Surrey GU9 7TJ
United Kingdom
電話: +44 (0) 1252-730-141
ファックス: +44 (0) 1252-727-689
電子メール:
eurosales@powerint.com

中国 (深圳)

3rd Floor, Block A,
Zhongtuo International Business
Center, No. 1061, Xiang Mei Rd,
FuTian District, ShenZhen,
China, 518040
電話: +86-755-8379-3243
ファックス: +86-755-8379-5828
電子メール:
chinasales@powerint.com

イタリア

Via Milanese 20, 3rd.Fl.
20099 Sesto San Giovanni
(MI) Italy
電話: +39-024-550-8701
ファックス: +39-028-928-6009
電子メール:
eurosales@powerint.com

シンガポール

51 Newton Road,
#19-01/05 Goldhill Plaza
Singapore, 308900
電話: +65-6358-2160
ファックス: +65-6358-2015
電子メール:
singaporesales@powerint.com

アプリケーション ホットライン

World Wide +1-408-414-9660

アプリケーション ファクシミリ

World Wide +1-408-414-9760

